Universidade Federal de Uberlândia
Engenharia Eletrônica e de Telecomunicações

## - Eletrônica Analógica 1 -

# Capítulo 3: Transistores de efeito de campo

Prof. Alan Petrônio Pinheiro

# Sumário

## Física de semicondução FET

- Características de condução
- Curvas id-vgs
- Região de corte, saturação e tríodo

## Análise CC de circuitos com MOSFET

- Cálculo de resistores
- Identificação de regime de trabalho

## Amplificação do FET

- Análise da reta de carga

## Polarização do FET

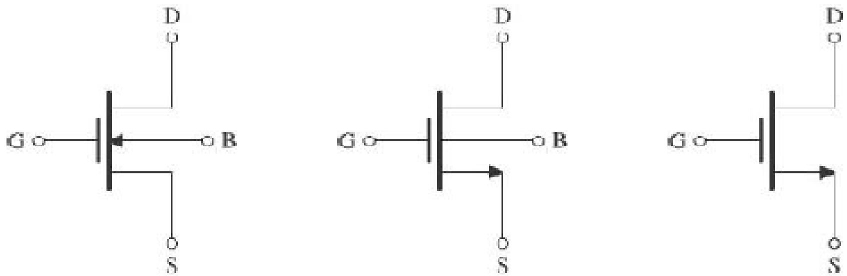
- Polarização Gate com Rs
- Realimentação do dreno para gate

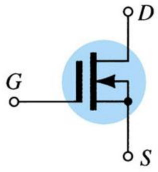
- Tipos de FET
  - JFET
    - p-channel
    - n-channel
  - MOSFET
    - p-channel
      - enriquecimento
      - depleção
    - n-channel
      - enriquecimento
      - depleção

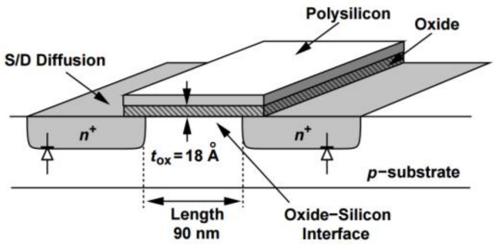
- Vantagens FET:
  - Mais fácil e barata a fabricação
  - Menor consumo energia
  - Boa “fonte de corrente”
  - Projeto exige menos resistores
  - Maior densidade de componentes em DIE

# Física de semicondutores FET

- MOSFET: transistor de efeito de campo metal-óxido-semicondutor
  - $I_G$=0A (1e-15A)
- Simbologia

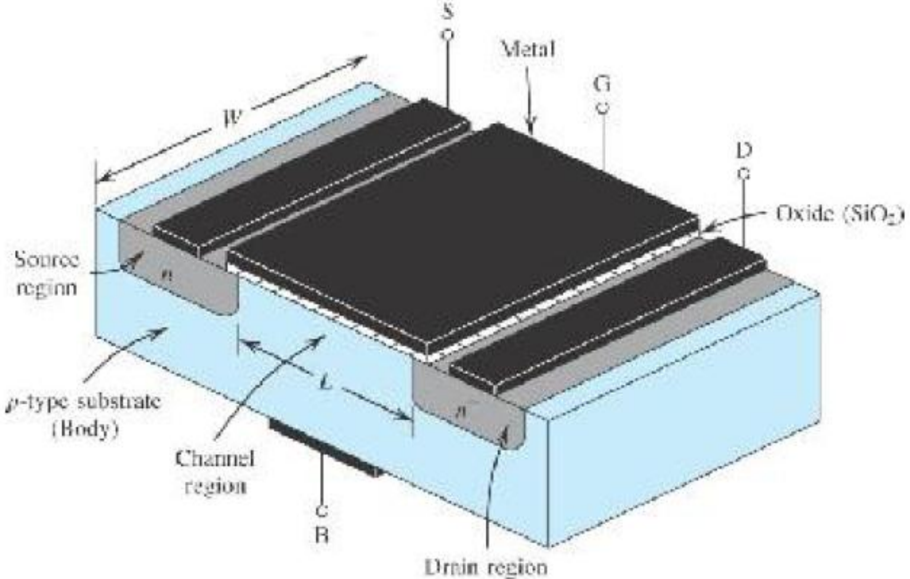


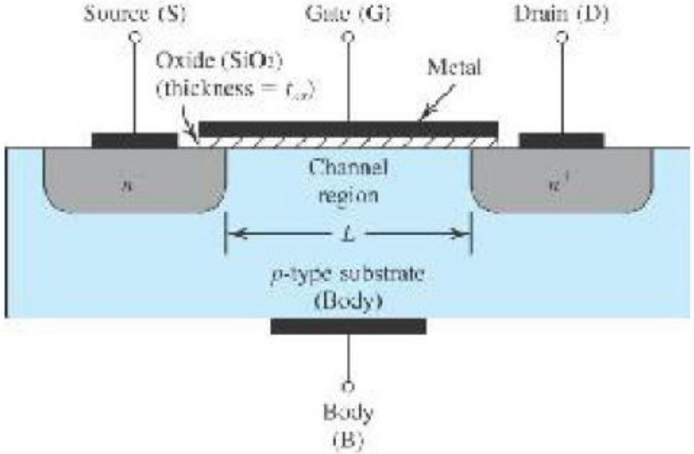



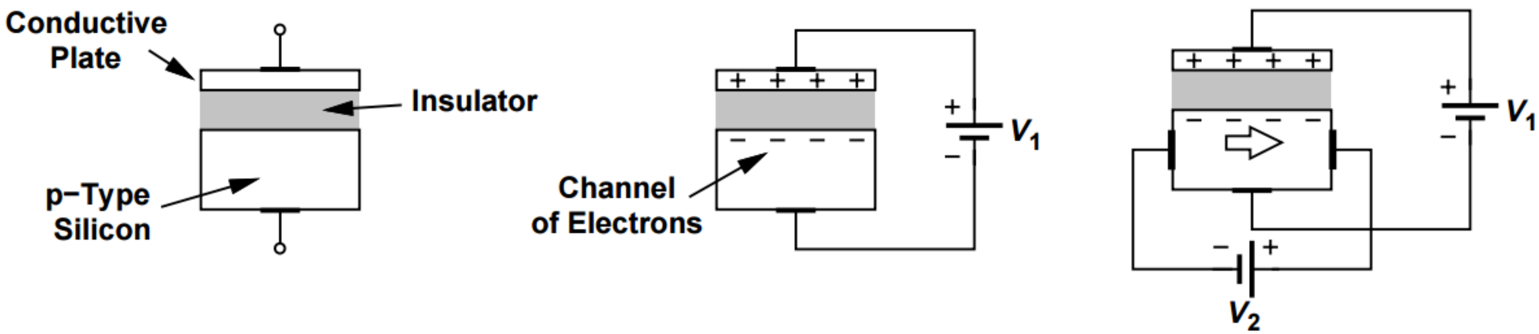

- Estrutura MOSFET canal n enriquecimento

L = 0,1 a 3 um
W = 0,2 a 100 um

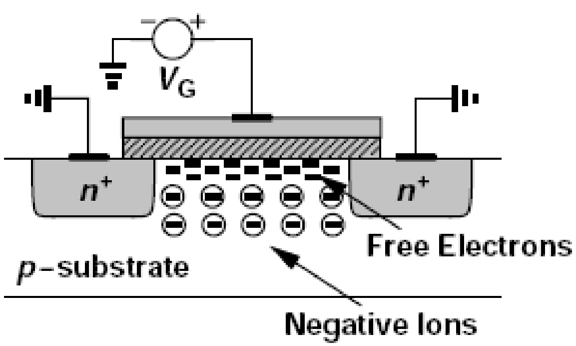


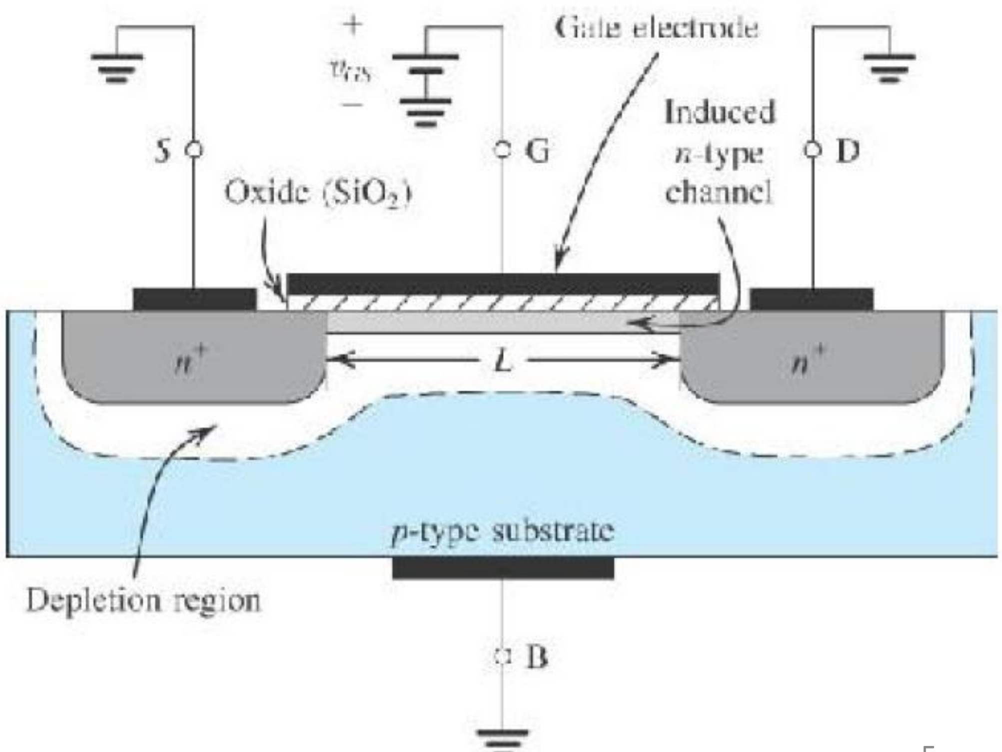



- Ideia básica:

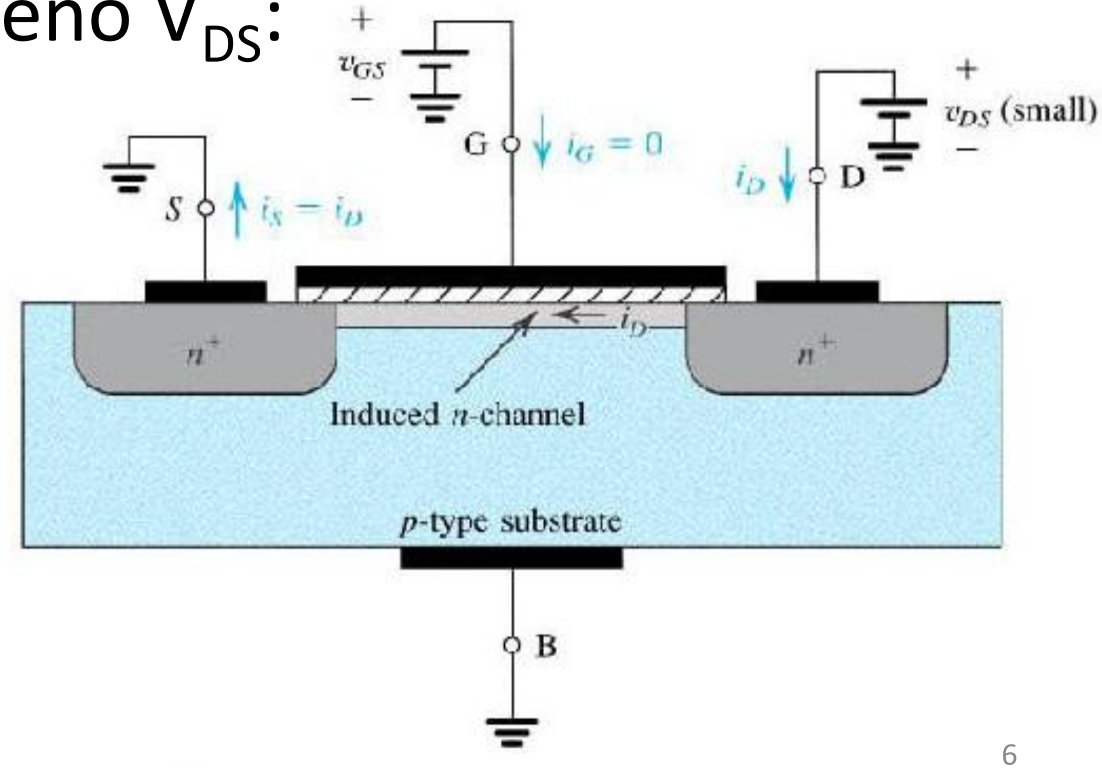



- Criação de canal:
  - **NMOS**
  - Unipolar!
  - $V_{GS} \geq V_t$

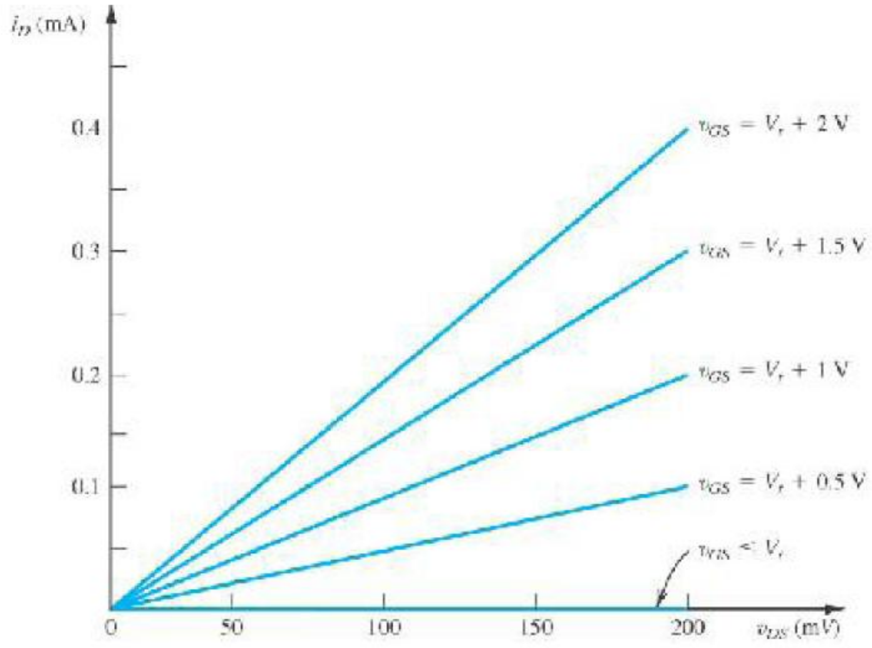


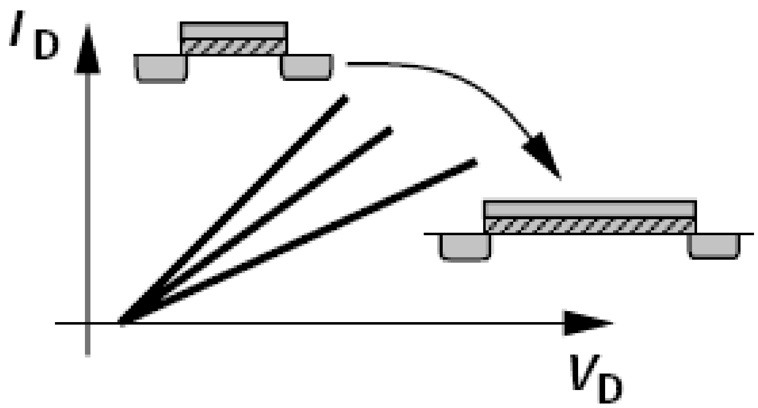
- Algumas características:
  - Conecta-se o substrato (body - B) ao fonte S gerando $\mathbf{V_{GS}}$
    - Colocar junção *pn* em corte
  - Simetria vertical
  - $v_{GS}$ não pode exceder 30V ruptura do óxido da porta
    - Capacitância entrada muito baixa: cargas estáticas se acumulam
- Aplicando um pequeno $V_{DS}$:

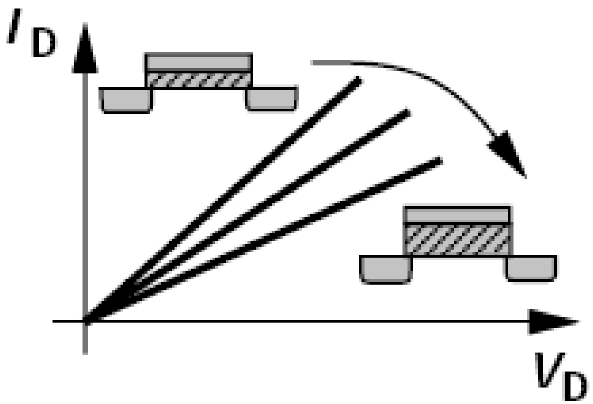


- Efeito de $V_{GS}$:

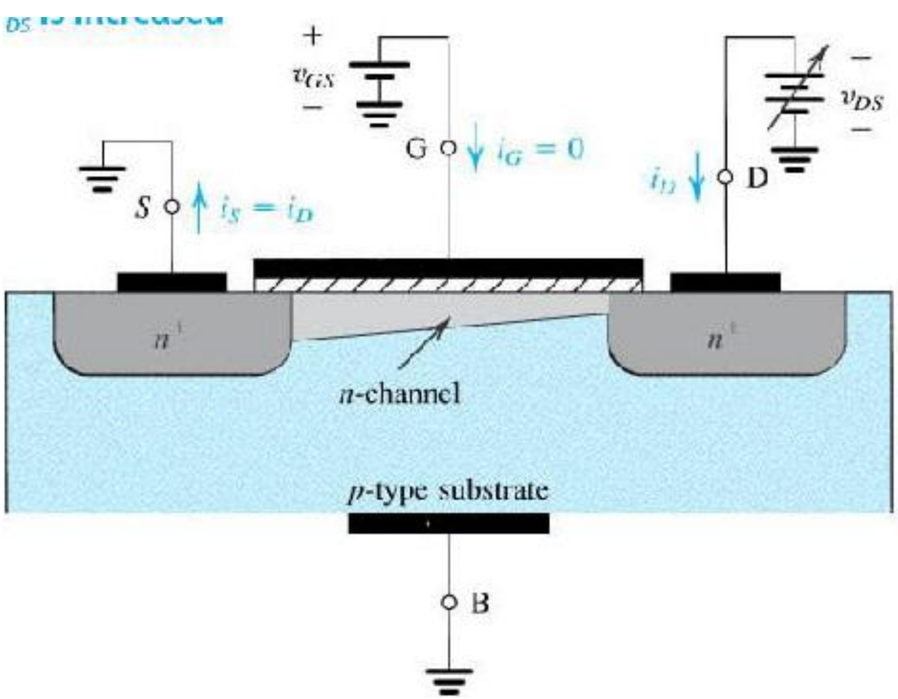


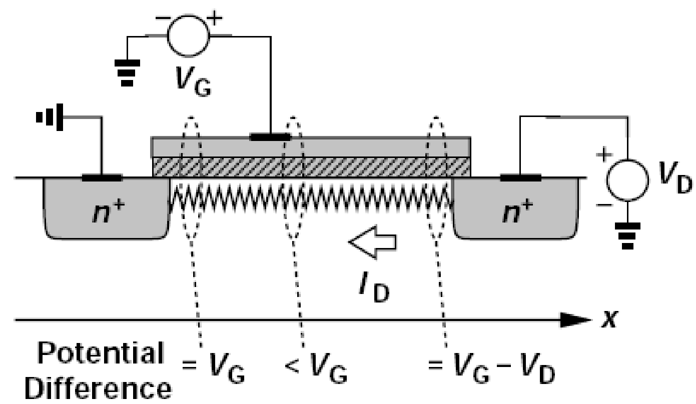

- Efeitos dos parâmetros físicos do FET:

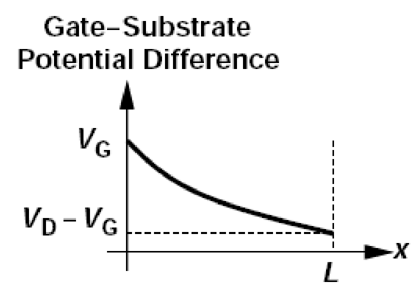


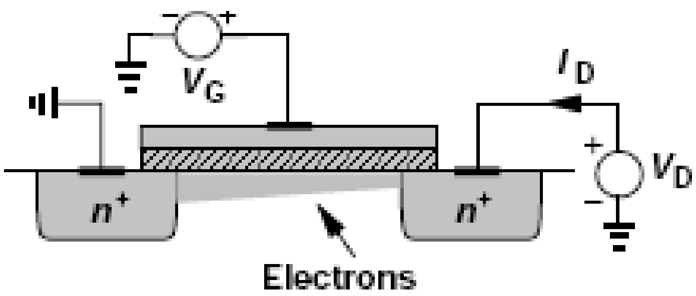



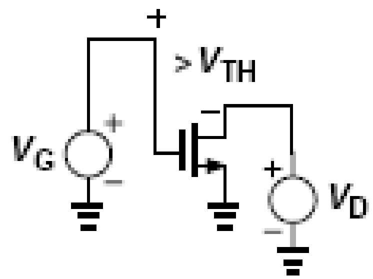
- Aumentando $V_{DS}$:
  - $V_{GS}$-$V_{DS}$
  - Estrangulamento ou *pinched-off*:
    - $V_{GS}$-$V_{DS}$=$V_t$

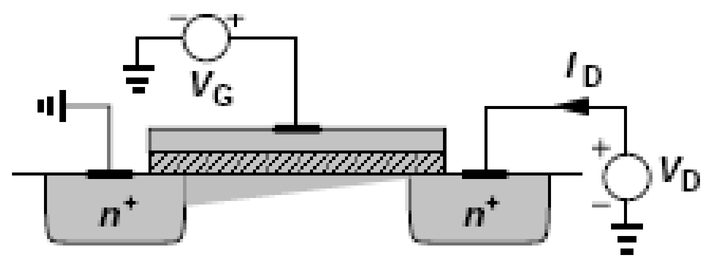


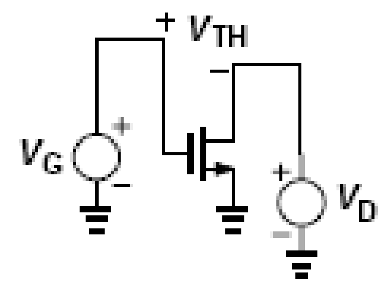



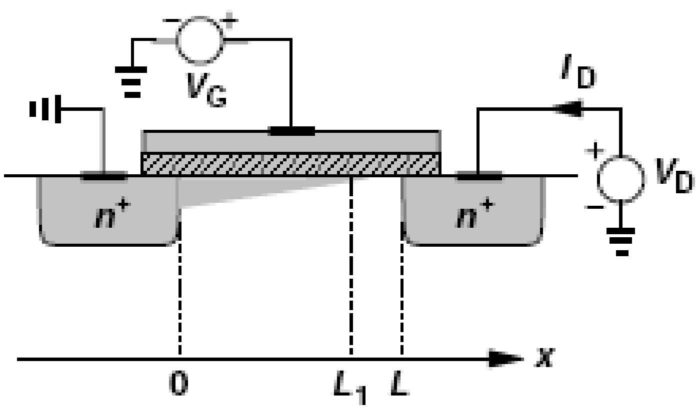



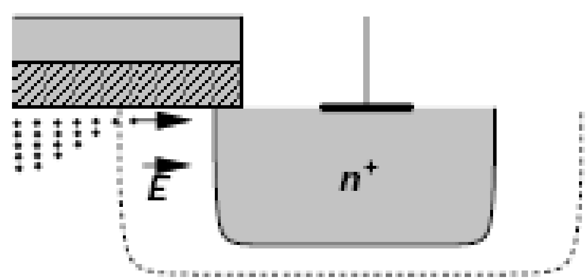

$V_G$
$I_D$
$V_D$
$n^+$
$n^+$
Electrons


$> V_{TH}$
$V_G$
$V_D$


$V_G$
$I_D$
$V_D$
$n^+$
$n^+$


$V_{TH}$
$V_G$
$V_D$

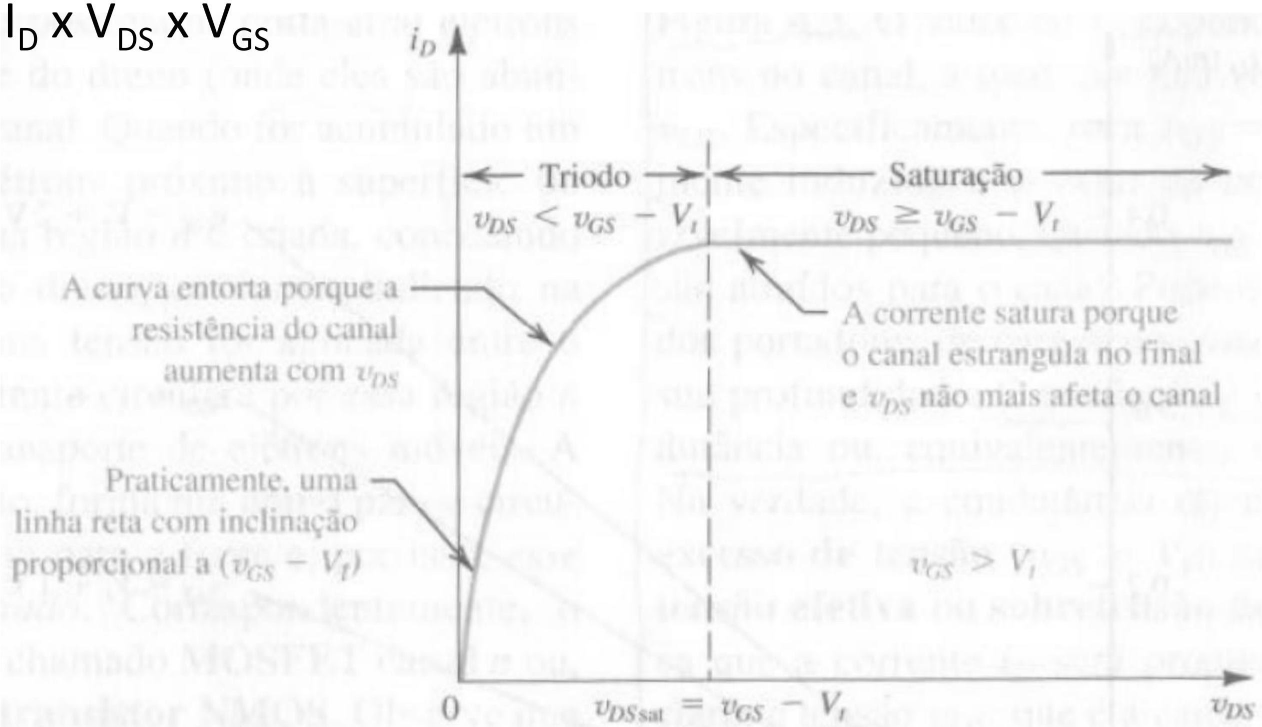

$V_G$
$I_D$
$V_D$
$n^+$
$n^+$
$x$
0
$L_1$
$L$

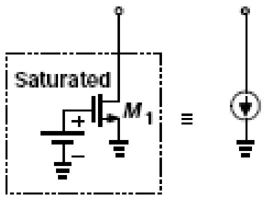

$\vec{E}$
$n^+$

# • Curva do transistor MOSFET (NMOS e PMOS)

– TBJ = $I_C$ x $V_{CE}$ x $I_B$

– FET = $I_D$ x $V_{DS}$ x $V_{GS}$



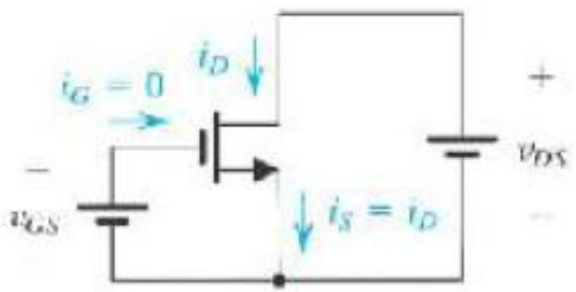



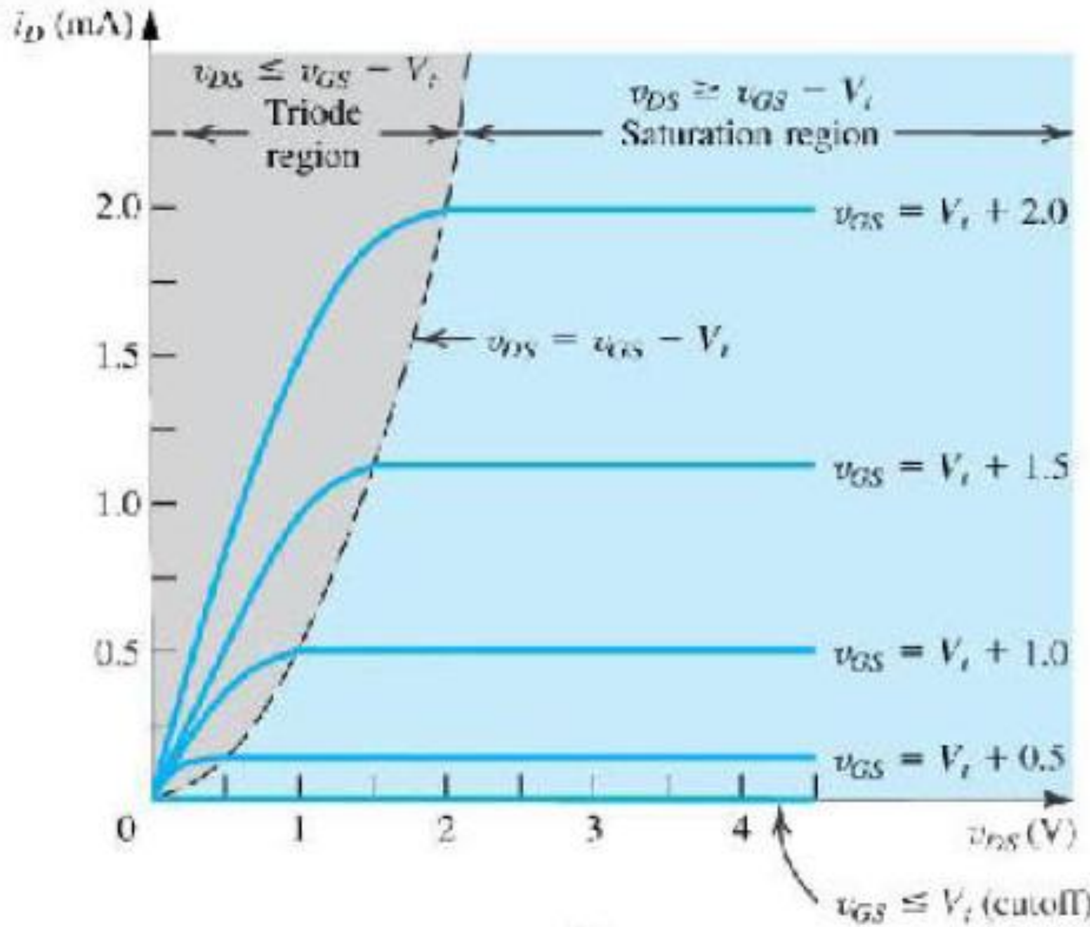

$$i_D = \begin{cases} k'\dfrac{W}{L}\left[(v_{GS} - V_t)v_{DS} - \dfrac{1}{2}v_{DS}^2\right] \;, & \textit{região triodo} \\ \dfrac{1}{2}k'\dfrac{W}{L}\left[(v_{GS} - V_t)^2\right], & \textit{região saturação} \end{cases}$$

*Temos as constantes:*

- *W/L= razão de aspecto*
- *K'=parâmetro transcondutância*
- *K'=$\mu C_{ox}$*

- Curvas de operação do MOSFET:



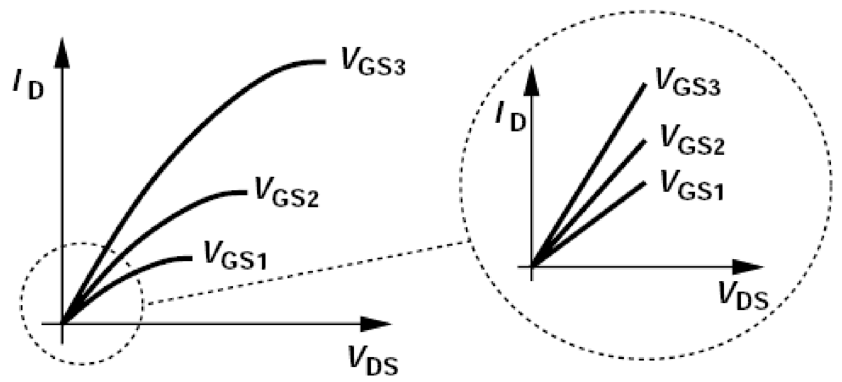
- Funcionamento como resistor na região tríodo

$$i_D = k' \frac{W}{L}\left[(v_{GS} - V_t)v_{DS} - \frac{1}{2}v_{DS}^2\right]$$

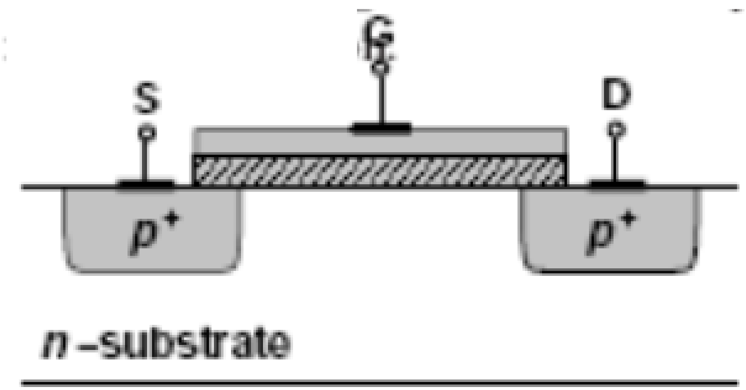
Considerando um pequeno $v_{DS}$, teremos:

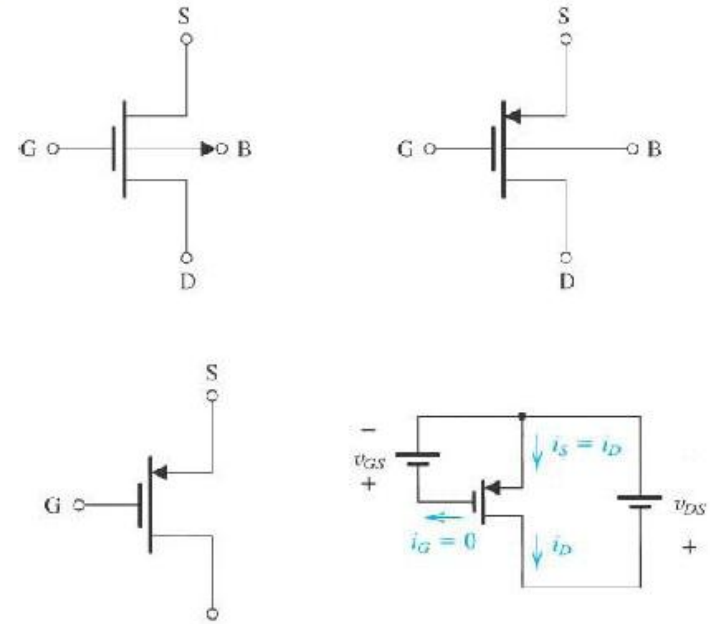
$$i_D \rightarrow k' \frac{W}{L}[(v_{GS} - V_t)v_{DS}]$$

$$r_{FET} = \frac{v_{DS}}{i_D} = \frac{v_{DS}}{k' \frac{W}{L}[(v_{GS} - V_t)v_{DS}]} = k' \frac{W}{L}(v_{GS} - V_t)^{-1}$$

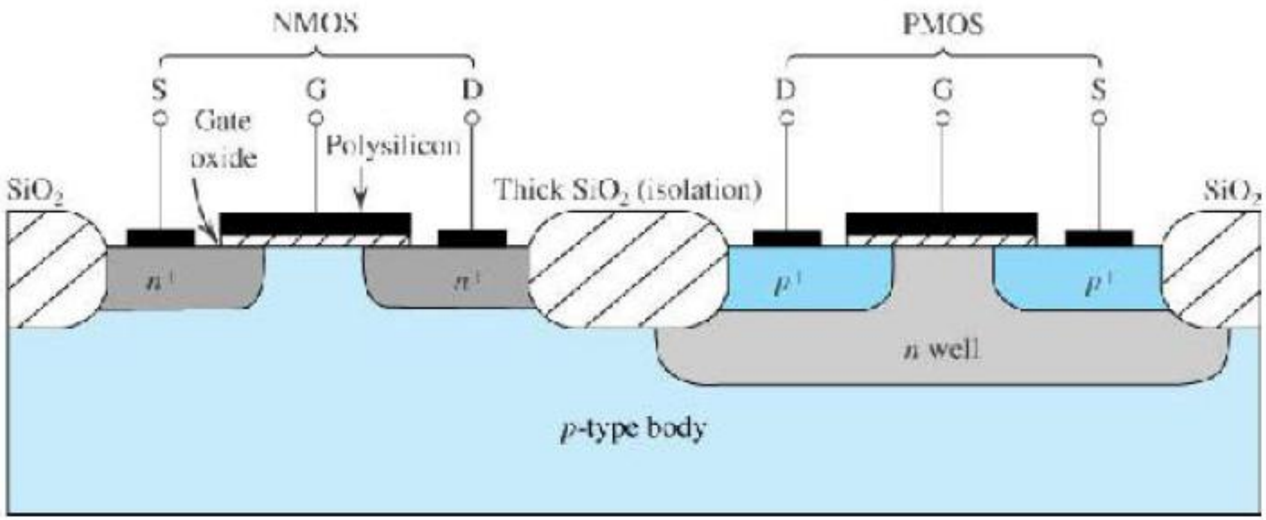


- PMOS:

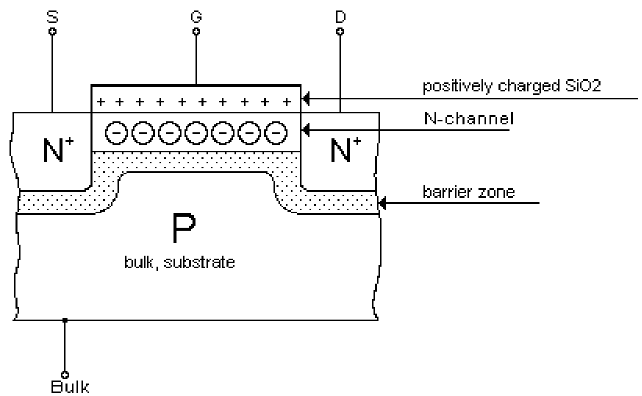

G
S
D
$p^+$
$p^+$
n –substrate

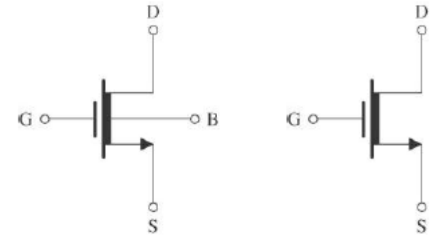

S
G
B
D
$v_{GS}$
$i_S = i_D$
$i_G = 0$
$i_D$
$v_{DS}$

- CMOS:

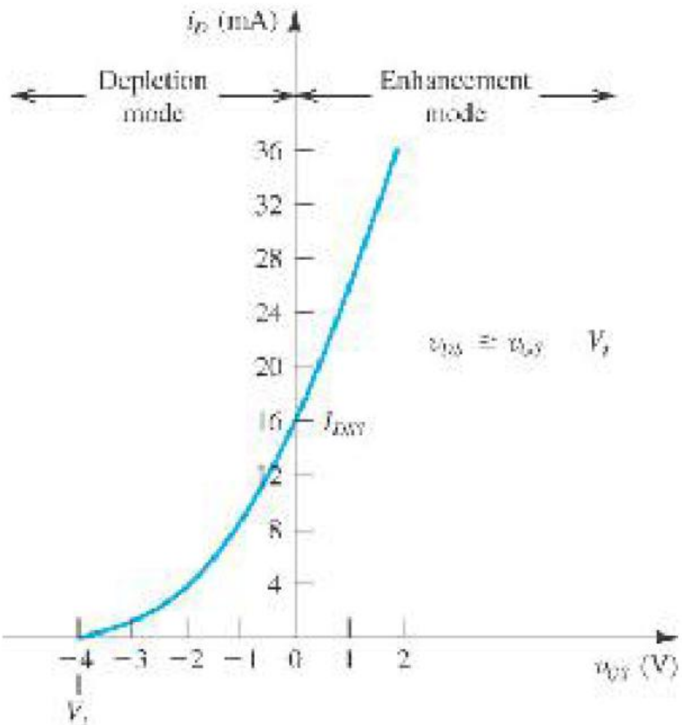

NMOS
PMOS
S
G
D
Gate oxide
Polysilicon
$SiO_2$
Thick $SiO_2$ (isolation)
$n^+$
$p^+$
n well
p-type body

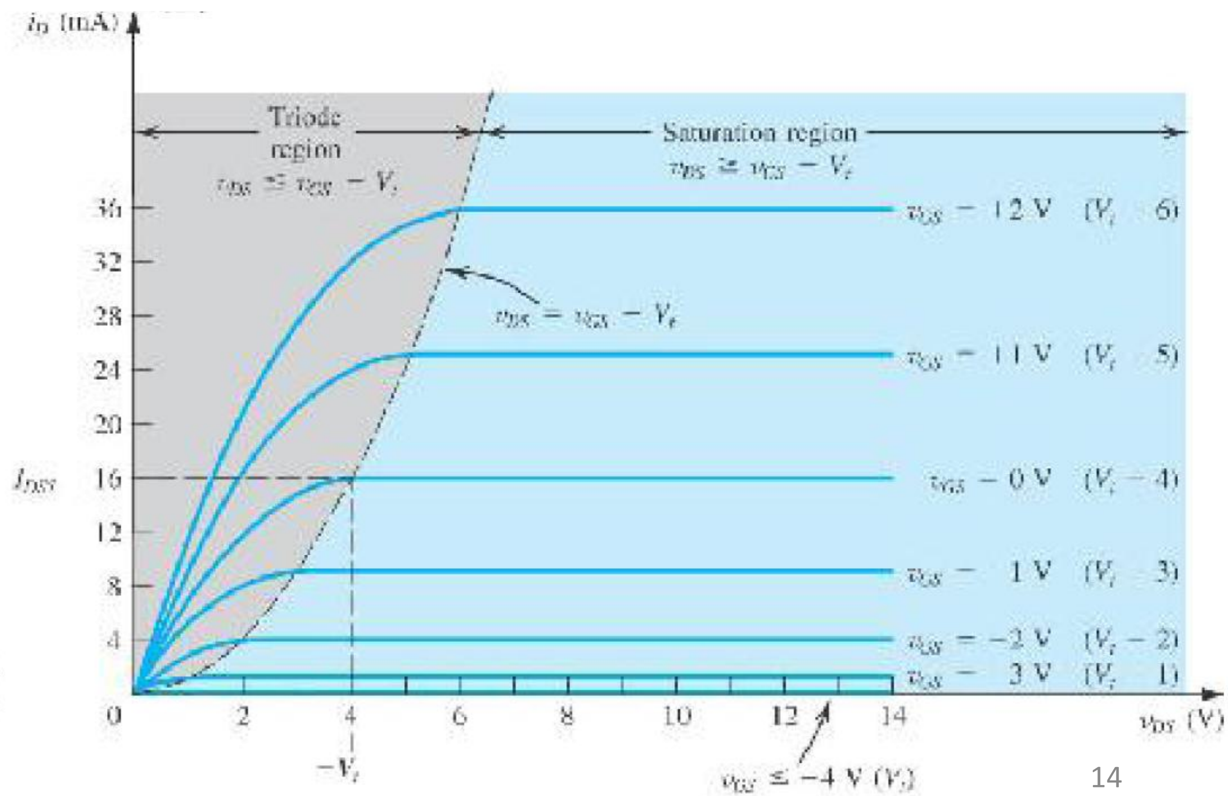
# • MOSFET depleção



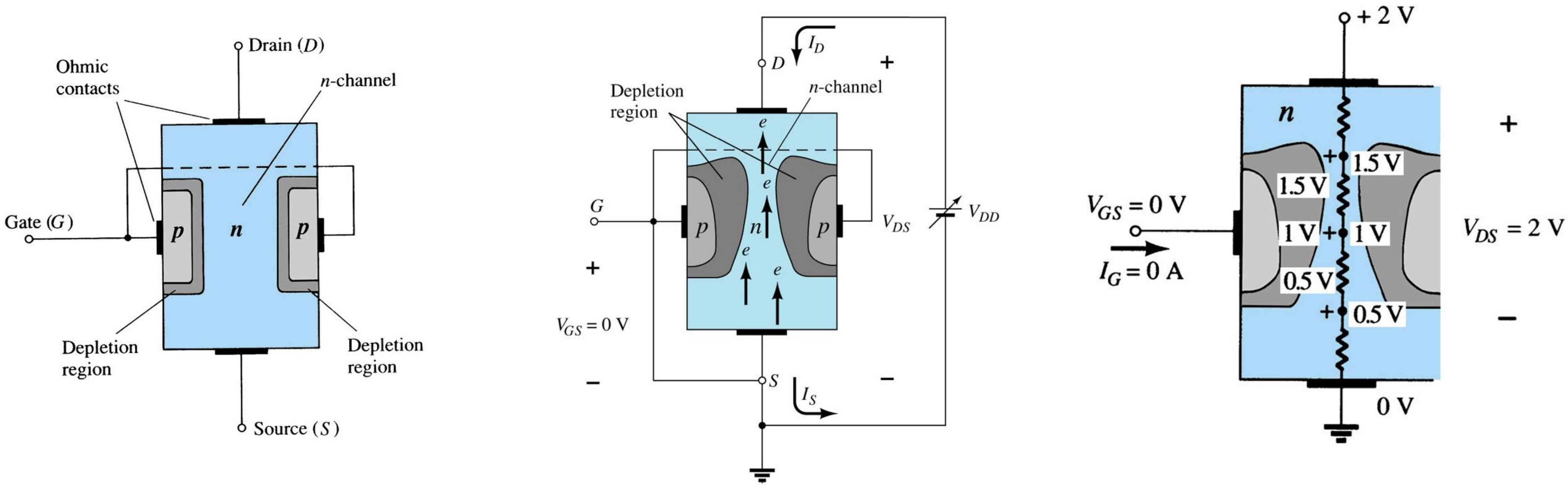




Canal n depleção

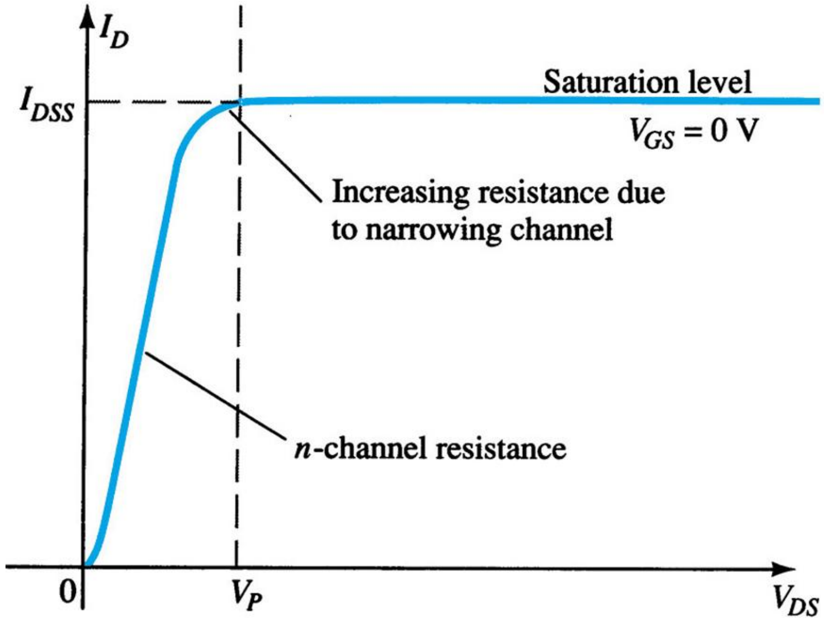


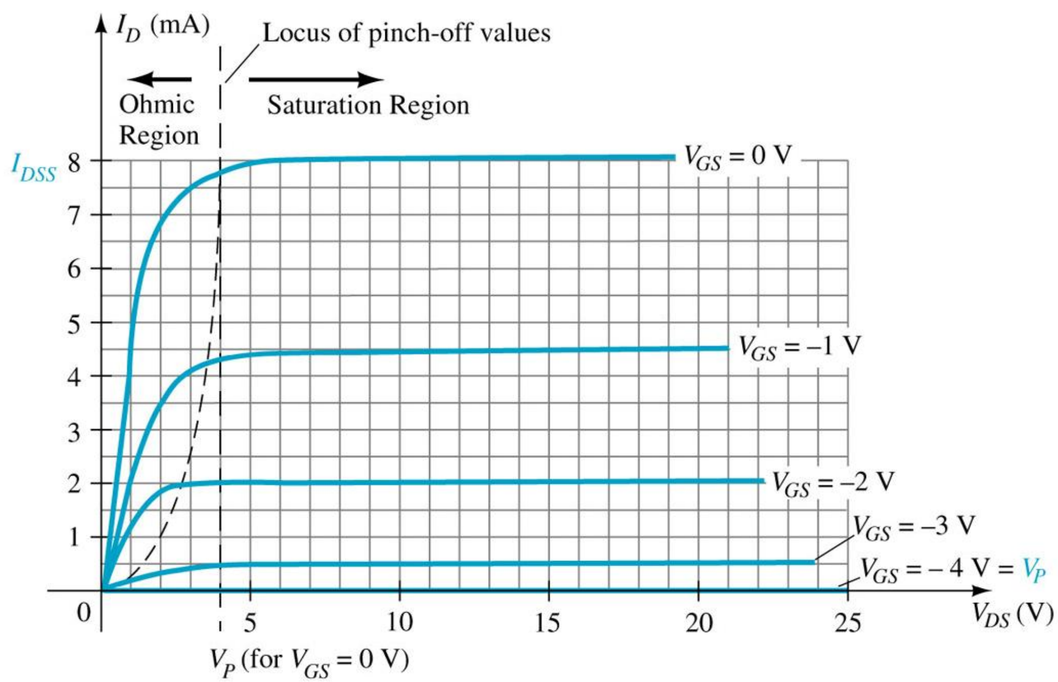



# • JFET: construção

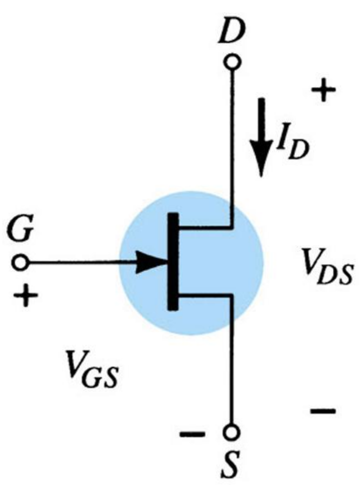


- Gráfico $I_D$ versus $V_{DS}$ para JFET

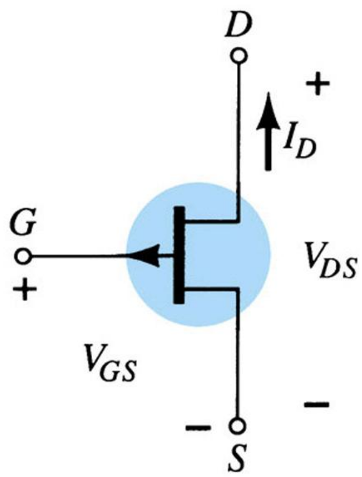


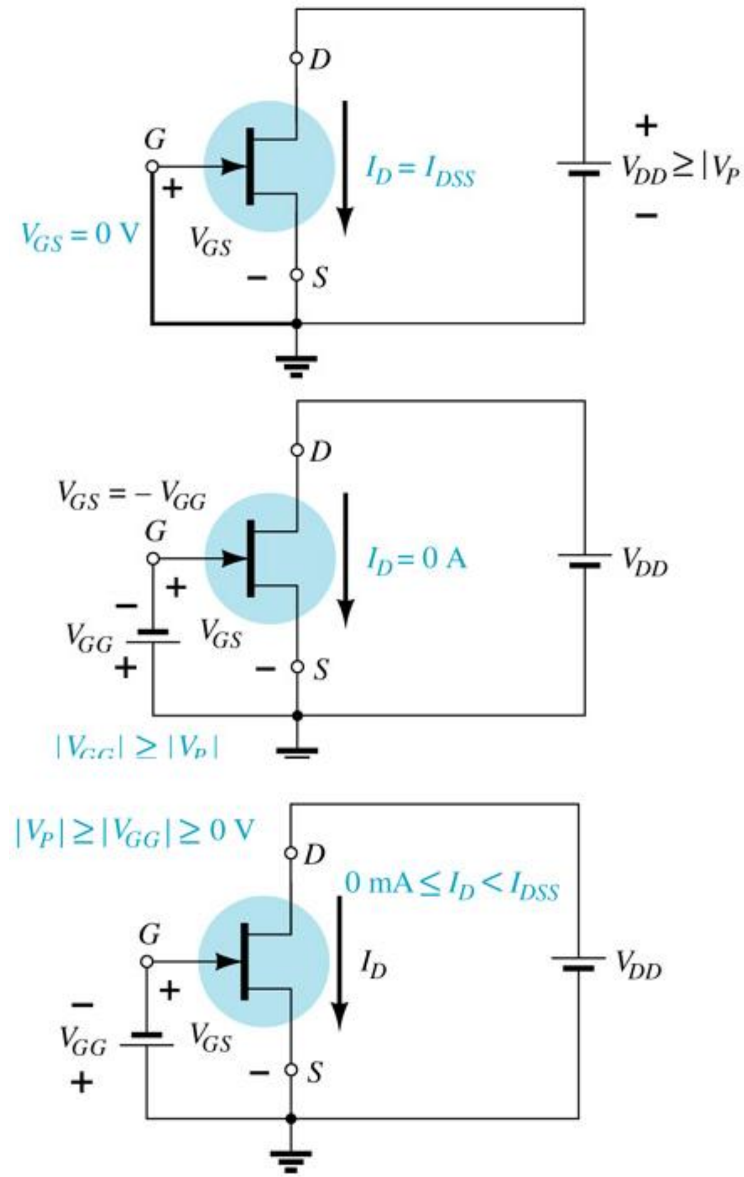
- Outros aspectos do JFET




Canal n




Canal p

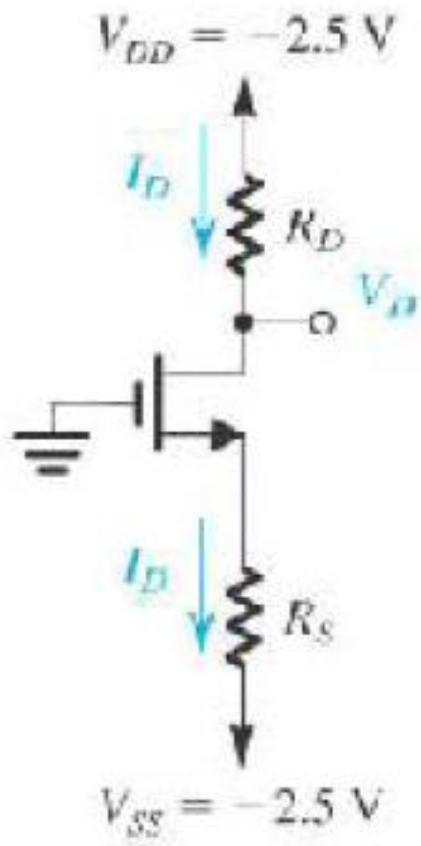



  - Corrente máxima é $I_{DSS}$
  - Para $-V_{GS} \leq -V_P$, $I_D=0$.
  - Equação de Shockley:

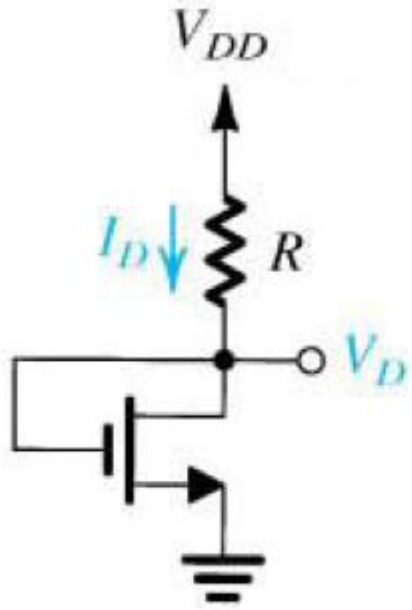
$$I_D = I_{DSS}\left(1-\frac{V_{GS}}{V_P}\right)^2 \qquad V_{GS} = V_P\left(1-\sqrt{\frac{I_D}{I_{DSS}}}\right)$$

# Análise CC de circuitos com MOSFET

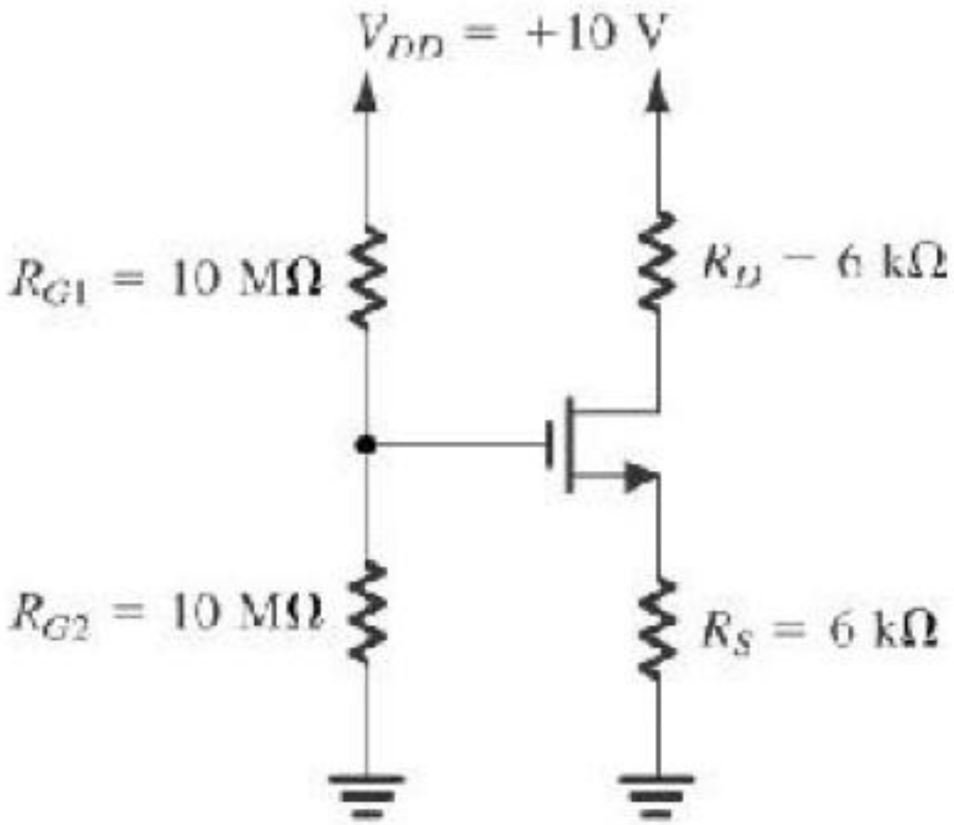
Exemplo: Projete o circuito abaixo para estabelecer uma corrente de dreno de 1mA e uma tensão de dreno de 0V. O MOSFET tem Vt=1V, $\mu C_{ox}$= 60µA/V², L=3 µm e W=100 µm.



Exemplo: encontre a tensão no ponto indicando considerando que $V_t$=1V e k'(W/L) = 0,4 mA/V² . Considere também que VDD=5V e R=100kΩ

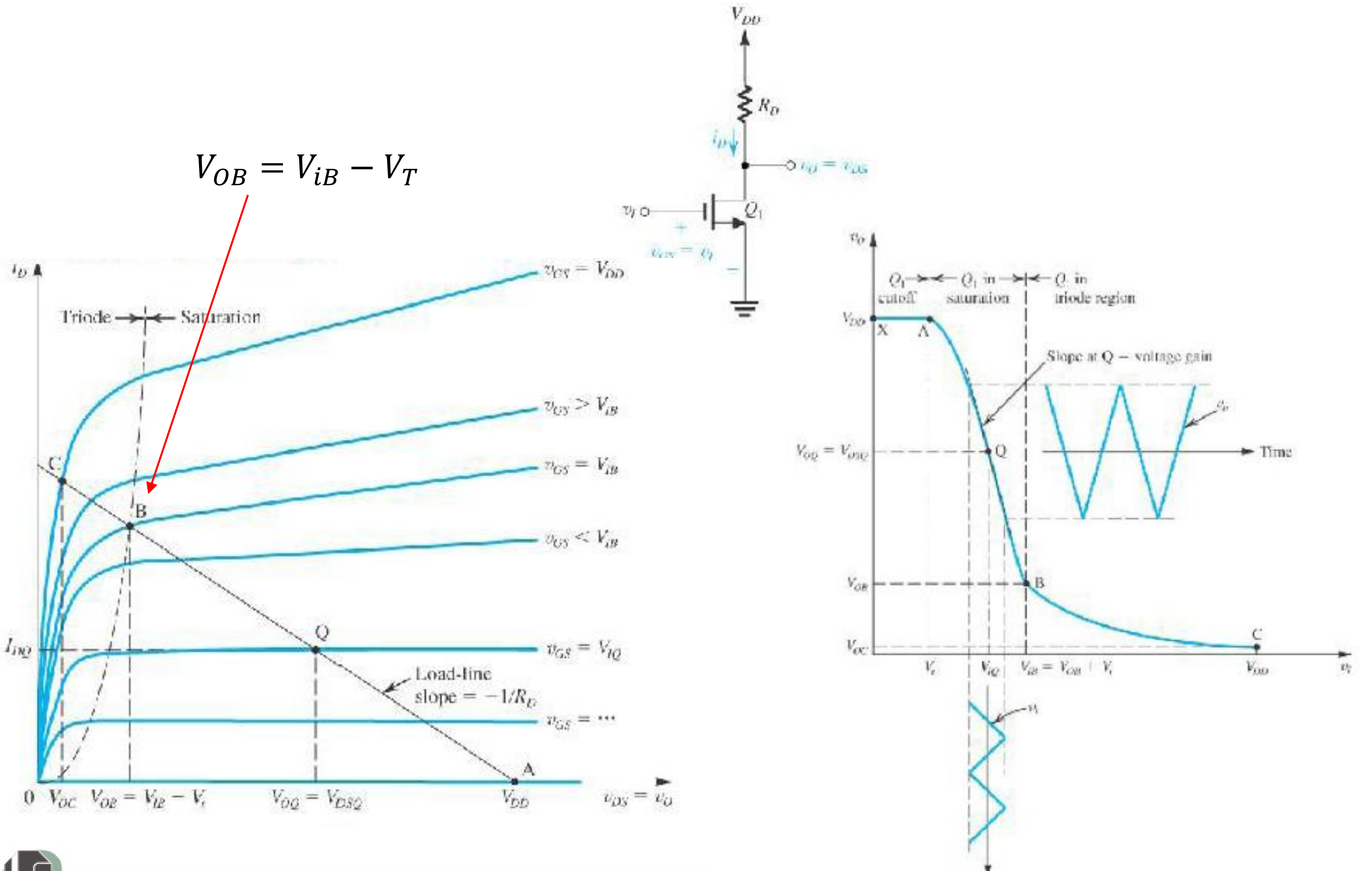


Exemplo: considerando que Vt=1V e k’(W/L) = 1 mA/V² , encontre as tensões e correntes nos nós

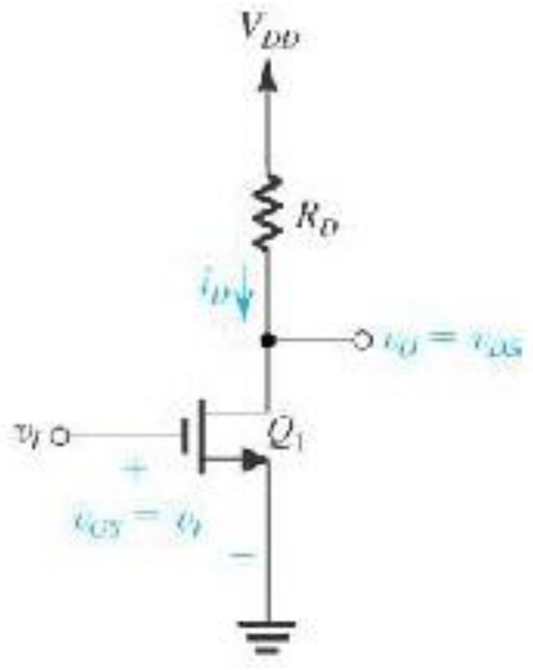


# Amplificação FET

$$V_{OB} = V_{iB} - V_T$$



- Estimando ganho para este circuito:



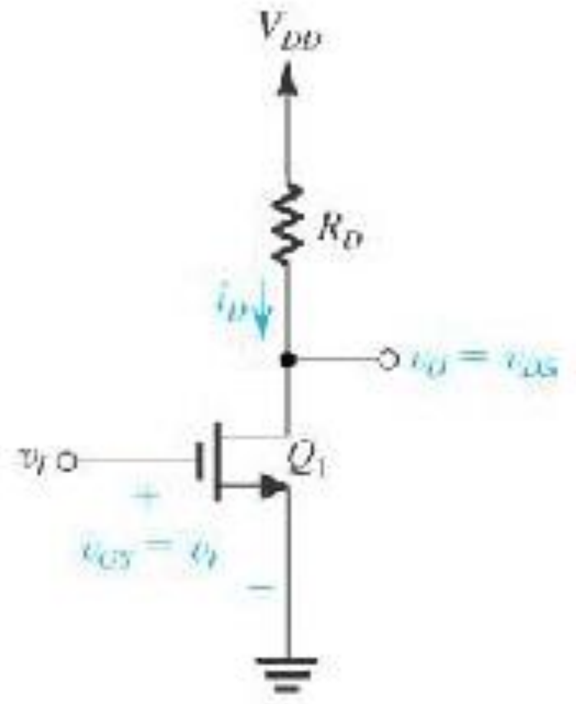

$$v_o = v_{ds} = V_{DD} - R_D i_D$$

$$A_v \cong \left.\frac{d_{vo}}{d_{vi}}\right|_{vi=ViQ}$$

$$i_D = \frac{1}{2} k \frac{W}{L} (v_i - V_t)^2$$

$$A_v = R_D k \frac{W}{L} (v_{iQ} - V_t)$$

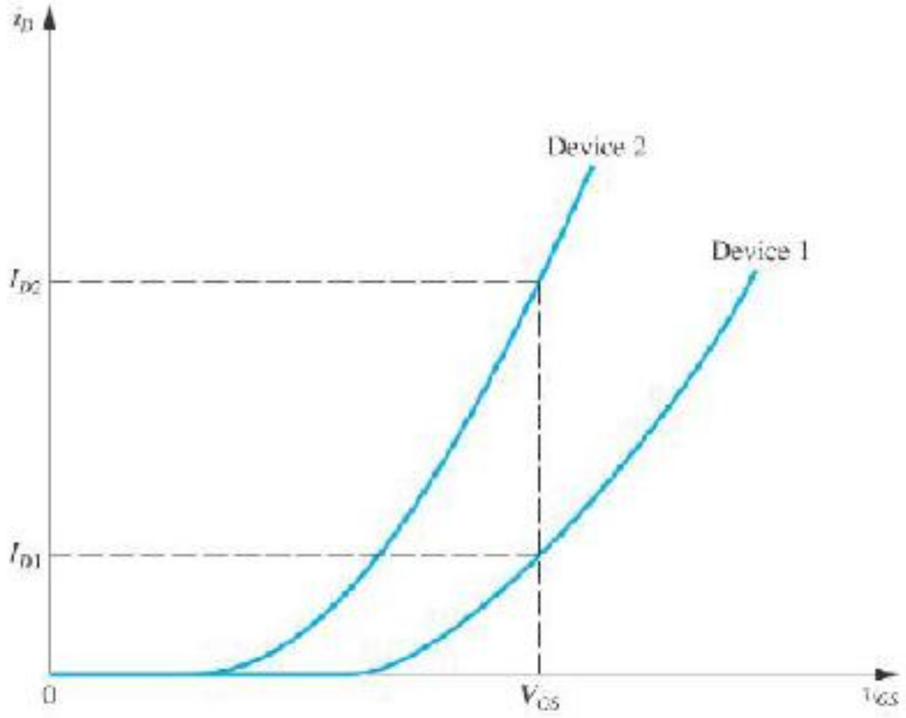
Exemplo: considerando o circuito abaixo e os valores de $R_D$=18k, $V_{DD}$=10V, $V_T$=1V, K(W/L)=1. Se $V_i$=150mV (pico a pico), determine a amplitude de saída considerando um ponto de operação $V_{DSQ}$ no meio da reta de carga.



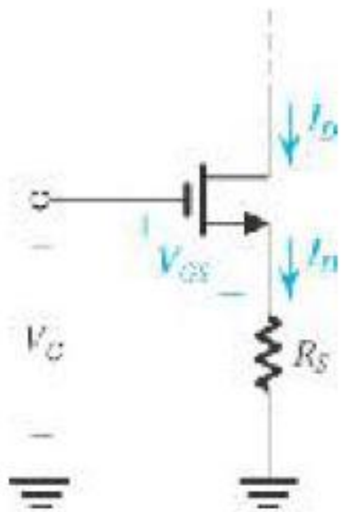
# Polarização de circuitos amplificadores FET

- 0) Polarização por $V_{GS}$ fixo

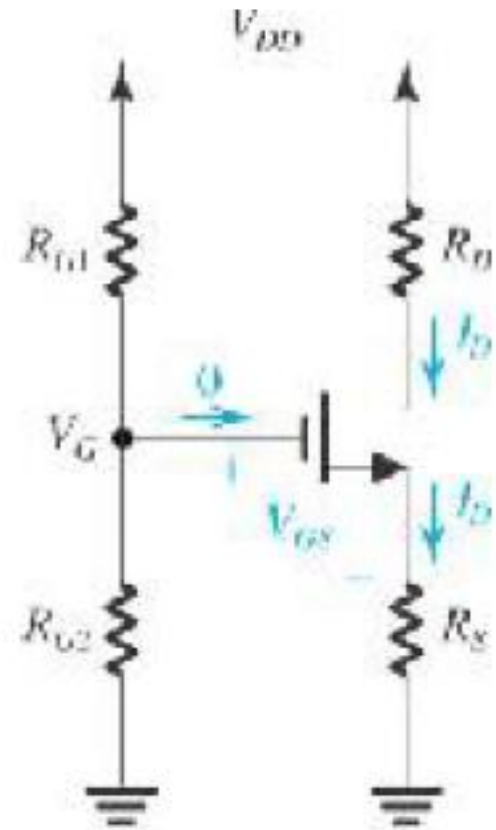
  Ruim devido variação de k(W/L)



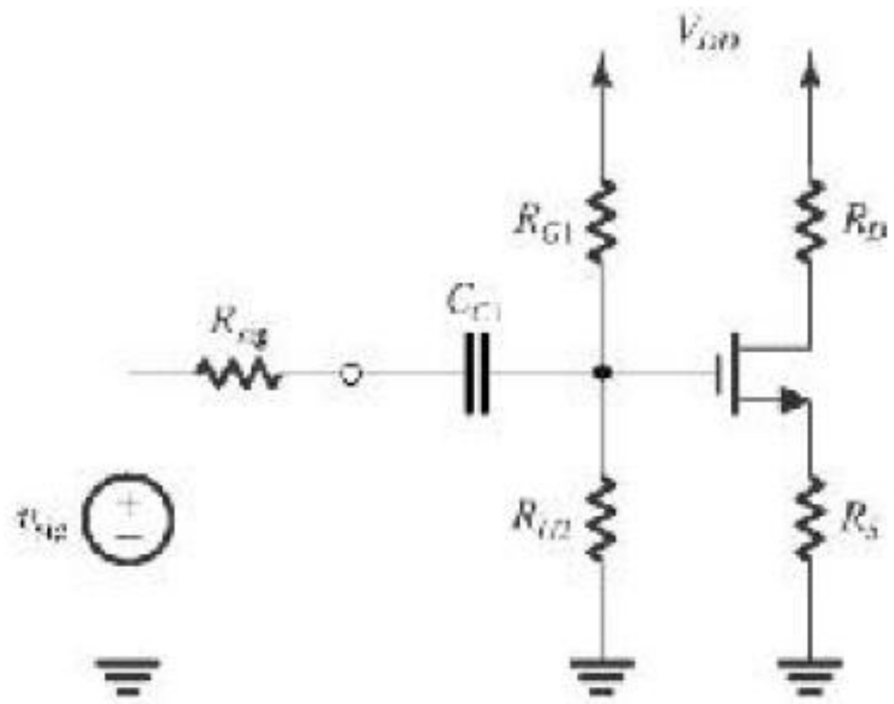
# • 1) Polarização por $V_G$ fixo e resistência de fonte

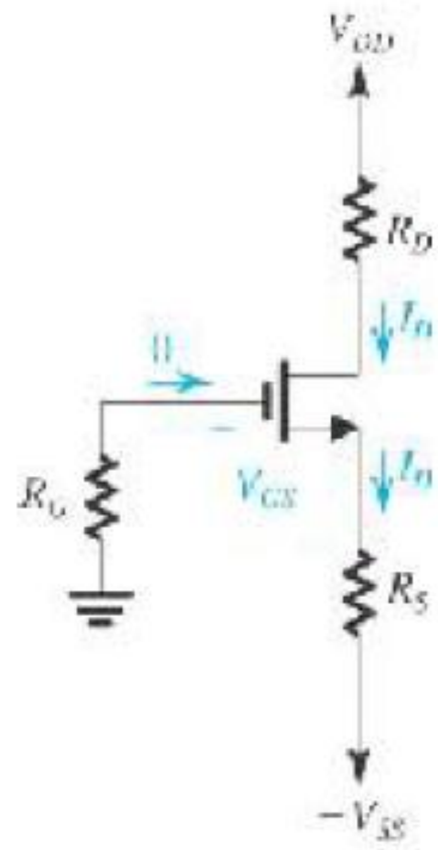



$$V_G = V_{GS} + R_S\, I_D$$

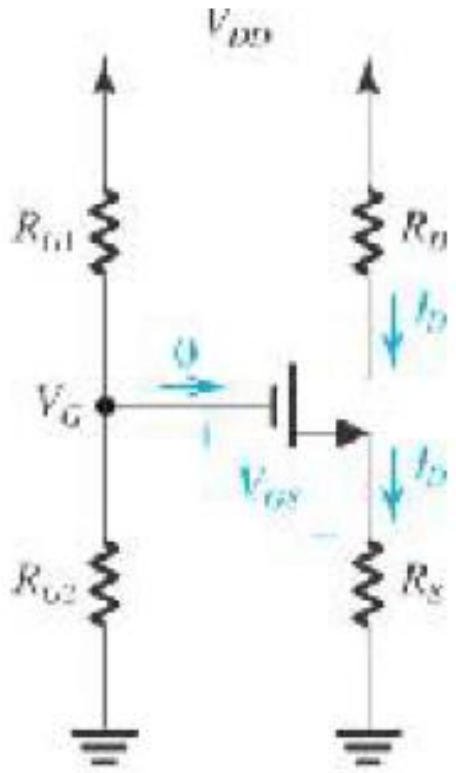


• Ligações

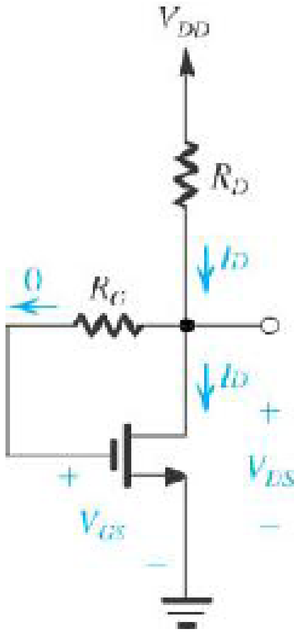


Exemplo: Utilizando o modelo abaixo, projete o circuito para estabelecer uma corrente CC de dreno de 1mA sabendo que $V_T$=0,5V e K(W/L)=2mA/V² e $V_{DD}$=12V.



- 2) Realimentação de dreno para gate




$$V_{GS} = V_{DS} = V_{DD} - R_D I_D$$
$$V_{DD} = V_{GS} + R_D I_D$$

Exemplo: Tomando por base o circuito abaixo, e uma fonte de 10V, determine Rd para que o transistor seja polarizado com 1mA. Considere KW/L=1mA/V².