

1) Utilizando o gráfico do diodo (Fig 1), tracemos a reta de carga do circuito. Começamos com o ponto A que indica a situação onde o diodo está aberto e toda tensão da fonte (7V) está sobre seus terminais. O ponto B indica o caso onde passar 10 mA pelo diodo. Desenhe-se a reta e note-se que ela corta o eixo das coordenadas em 11 mA. Assim temos

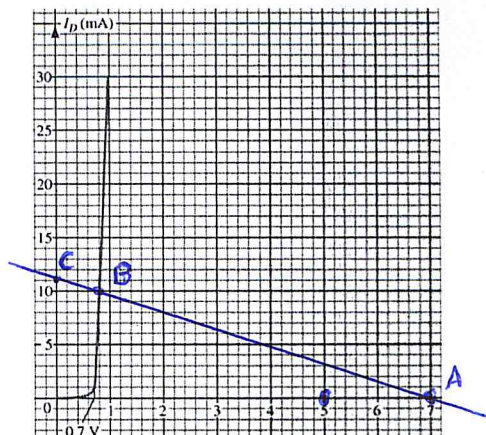
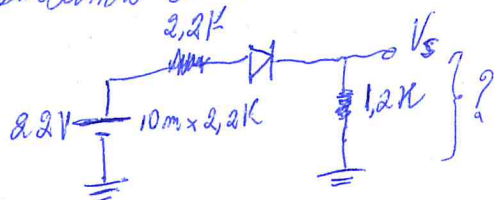


FIGURA 1

$$R = \frac{V}{I} = \frac{7V}{11mA} = \boxed{636 \Omega}$$

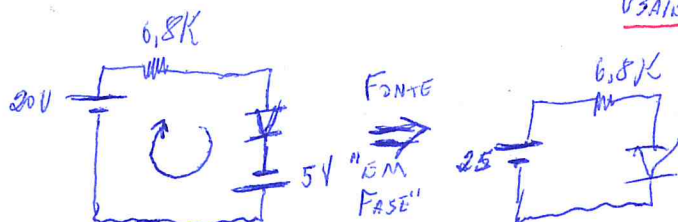
2) Aplicando os teoremas de circuitos elétricos ao primeiro diagrama, temos:



$$E_{TH} = 10mA \times 2.2K\Omega = 22V$$

$$i = \frac{22 - 0.7}{2.2K + 1.2K} = 6.26mA$$

$$V_{SA10A} = 1.2K \times 6.26mA \approx \boxed{7.5V}$$



$$i = \frac{25 - 0.7}{6.8K} \approx 3.6mA$$

$$V_S = 20 - 6.8K \times 3.6mA = 20 - 24.48 \approx 4.5$$

$$\boxed{V_S = -4.5V}$$

$$3) i = \frac{12 - 0.7 - 0.3}{4.7K} = 2.34mA$$

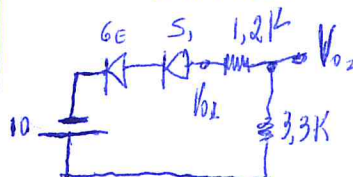
$$V_{02} = V_{TH_{GE}} = \boxed{+0.3V}$$

$$\frac{V_{01}}{ou} = 12 - V_{TH_S} = 12 - 0.7 = \boxed{11.3V}$$

$$\underline{V_{01}} = V_{TH_{GE}} + 4.7K \times 2.34mA = \boxed{11.3V}$$

Nesta configuração o diodo conduz.

$$i = \frac{+10 - 0.7 - 0.3}{1.2K + 3.3K} = 2mA$$



$$V_{02} = 2mA \times 3.3K = 6.6V$$

contudo, no diagrama do circuito enunciado a referência foi tomada em um dos terminais da resistência de 3.3K e não fazendo assim tensão +. Logo $\boxed{V_{02} = -6.6V}$

$$\underline{V_{01}} = -10 + 0.7 + 0.3 = \boxed{-9V}$$

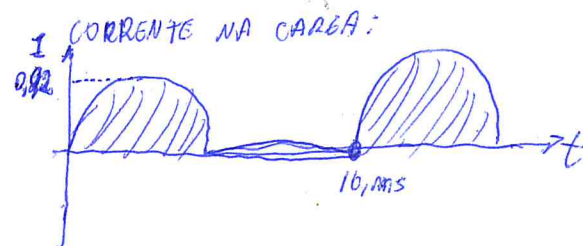
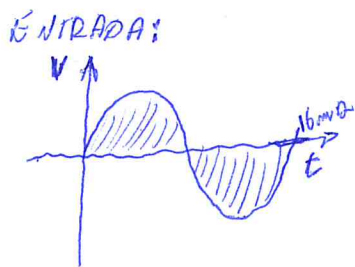
4) O diodo ideal, posto na figura, deixa o semicírculo negativo da senoide de entrada. Assim, a saída é uma senoide de meia onda. No diagrama, é dada a informação $V_{oc} = 2V$. Assim, o valor de pico desta meia onda é:

$$V_p = \frac{V_{oc}}{0,918} = \frac{2V}{0,918} = 2,18V$$

A corrente também assume o valor:

$$I_{Lp} = \frac{V_p}{6,8K} = 0,92mA$$

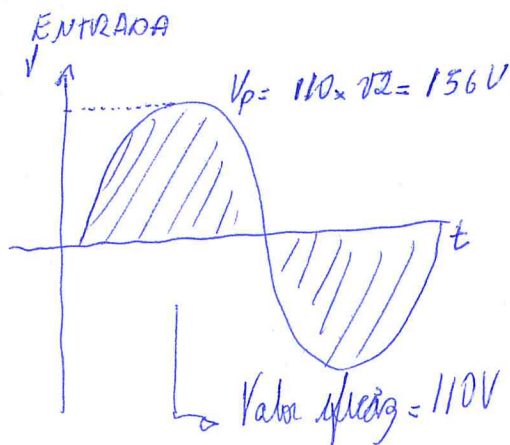
Logo teremos:



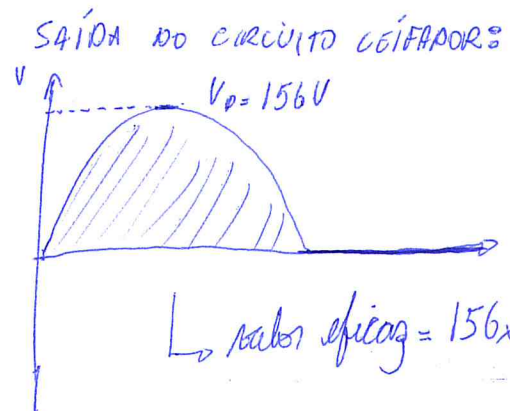
5) Pelo elemento empregado no circuito, provavelmente trata-se de um circuito capacitor. Com o diodo apontando "para cima", no semicírculo $\oplus$ ele abre e toda tensão $\oplus$ de entrada vai para saída. Logo, a entrada é igual a saída no semicírculo $\oplus$ pois o diodo está reversamente polarizado (não conduz).

No semicírculo $\ominus$, o diodo é diretamente polarizado e assim passa a conduzir fechando um "curto-circuito" entre o pólo $\oplus$ e $\ominus$ da saída e assim produzindo uma saída nula ($V_{saída} = 0V$). Neste caso, a tensão $\ominus$ de entrada atará entre os terminais do resistor.

Assim teremos:

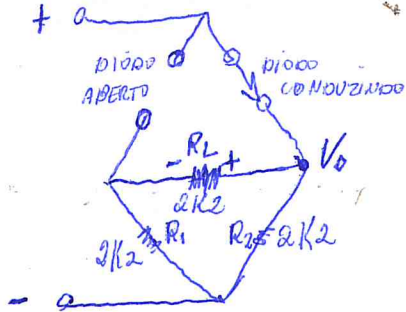


CIRCUITO
CAPACITOR

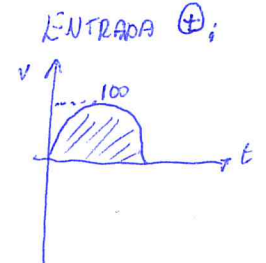
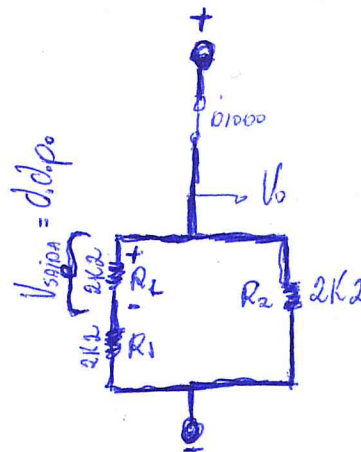


$\hookrightarrow$ Valor eficaz = $156 \times 0,918 = 143$

6) Para o semi-ciclo $\oplus$, podemos montar o circuito equivalente visto acima. Note que o ponto terra ($\perp$) pode ser redesenhado para entender melhor o circuito.



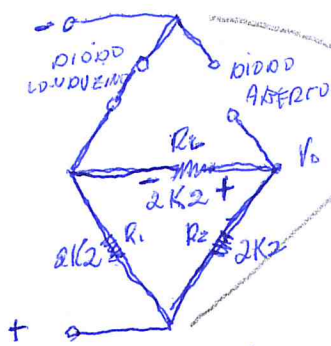
REDESENHANDO O CIRCUITO



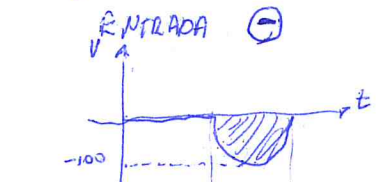
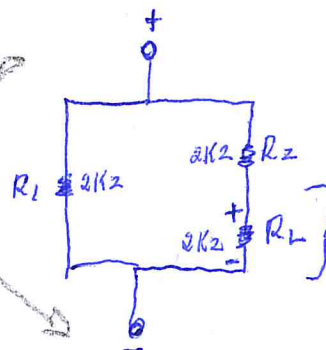
Assim, temos:

$$V_{SAIDA} = \frac{2,2K}{2,2K + 2,2K} \cdot 100 = \frac{R_L}{R_L + R_1} \cdot V_P \approx \underline{\underline{50V}}$$

Para o semi-ciclo $\ominus$, podemos montar o circuito equivalente abaixo.



REDESENHANDO O CIRCUITO

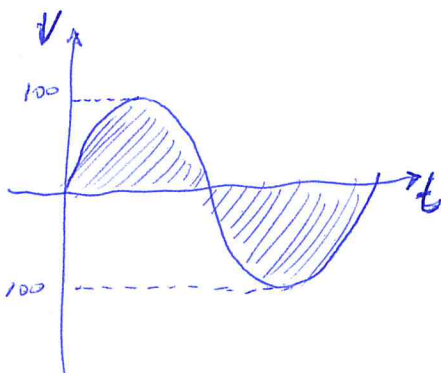


Assim, temos:

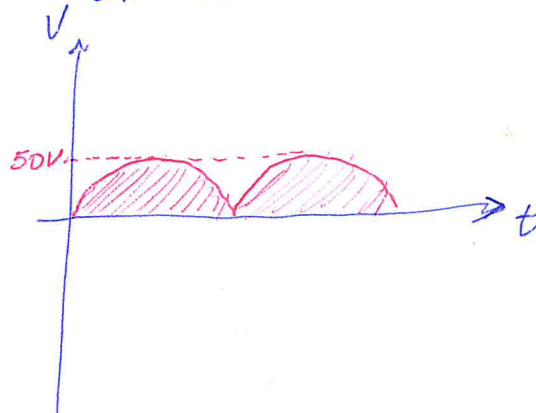
$$V_{SAIDA} = \frac{R_L}{R_L + R_2} \cdot V_P = \frac{2,2K}{2,2K + 2,2K} \cdot 100 = 50V$$

Assim, temos ao final:

ENTRADA:



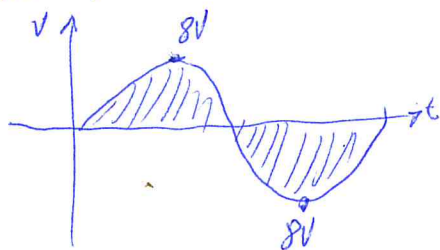
SAÍDA:



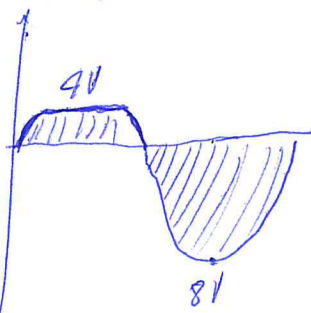
7) Para o circuito à esquerda, temos o raciocínio:

- No semi-ciclo $\oplus$: temos $+4V$ no catodo do diodo. Para ele conduzir é necessário no seu anodo uma tensão maior que $4V$. Logo, quando a entrada é $\oplus$ e menor que $4V$, o diodo não conduz e assim a saída é igual a entrada. Quando a entrada é maior que $4V$, o diodo entra em condução colocando o terminal $\oplus$ da fonte em contato com o terminal $\oplus$ da saída do circuito e o terminal $\ominus$ da fonte de $4V$ com o terminal $\ominus$ da saída do circuito. Veja as formas de onda de entrada e saída para o semiciclo $\oplus$ de entrada.
- No semi-ciclo $\ominus$: neste semi-ciclo, o diodo estará sempre reversamente polarizado e assim a fonte de $+4V$ não terá efeito no circuito e a saída é igual a entrada.

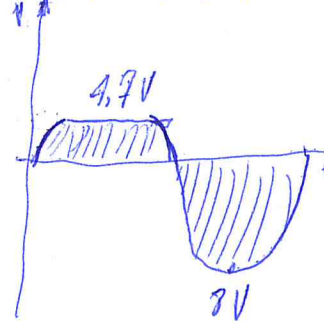
ENTRADA:



SAÍDA IDEAL:



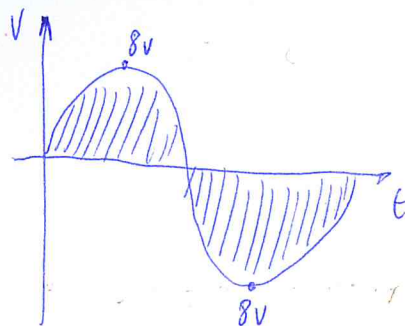
SAÍDA REAL:



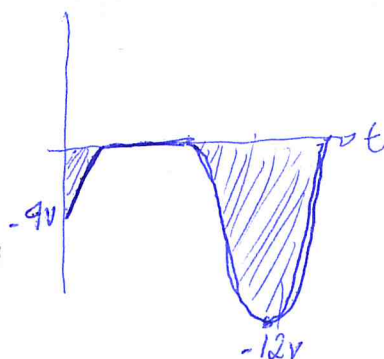
Para o circuito da direita, temos o raciocínio:

- No semi-ciclo $\oplus$: inicialmente, a saída está ligada ao pólo $\oplus$ da fonte de $4V$. Se a entrada é nula, a saída é $-4V$. À medida em que a entrada aumenta, a tensão na saída vai se aproximando de um valor $\oplus$. Quando a tensão de entrada é $+4,7V$, quatro volts irão "cancelar" o efeito da fonte da saída e os $0,7V$ restantes irão colocar em condução o diodo deixando a saída fixa e $+0,7V$ para qualquer entrada igual ou superior a $+4,7V$.
- No semi-ciclo $\ominus$: durante todo este semi-ciclo o diodo está aberto e a entrada estará em fase com a fonte de saída ~~de saída~~ tornando-se a seta e gerando uma onda $\ominus$ na saída.

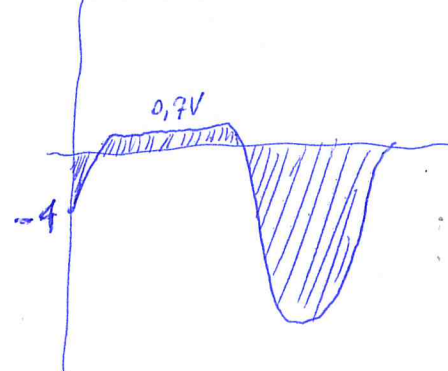
ENTRADA:



SAÍDA IDEAL:



SAÍDA REAL:

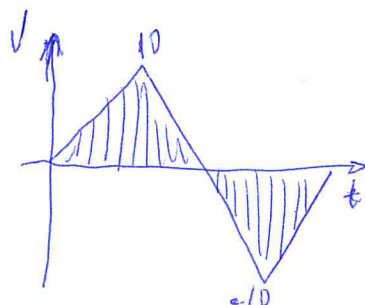


8) Pelas características do circuito (ausência de capacitor), trata-se de um díplexor. Fazendo a análise de cada ciclo temos:

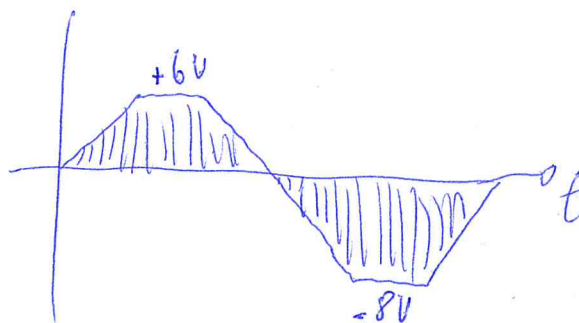
• Semi-ciclo $\oplus$: inicialmente, ambos diodos estão abertos. O diodo da esquerda condutirá quando a tensão em seu ânodo for maior que a tensão em seu cátodo (que vale $+5,3V$). Logo, quando $V_i \geq 5,3 + 0,7V$ o diodo da esquerda conduz ligando à saída a fonte de $5,3V$ mais sua queda de $0,7V$. O diodo da direita sempre estará aberto no semi-ciclo $\oplus$ pois em seu ânodo temos uma tensão $\ominus$ de $-7,3V$!

• Semi-ciclo $\ominus$: neste semi-ciclo o diodo da esquerda sempre estará reversamente polarizado. O diodo da direita entrará em condução quando a tensão em seu cátodo for menor que os $-7,3V$ inseridos em seu ânodo mais a queda de $0,7$ do diodo. Assim, o diodo da direita conduz quando for inserida uma tensão de pelo menos $-8V$. ~~Por isso~~

ENTRADA

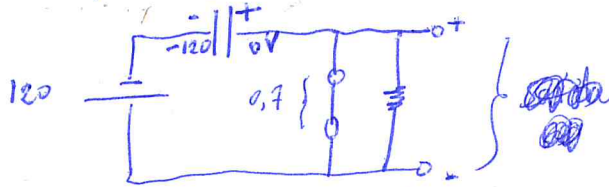


SAÍDA REAL:

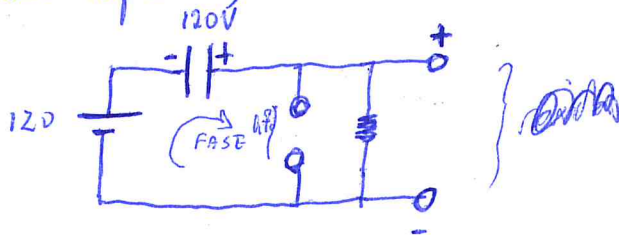


9) Em ambos casos, a presença do capacitor indica um circuito grampoado. No circuito da esquerda, o semi-ciclo $\ominus$ polariza diretamente o diodo. e o circuito assume as formas:

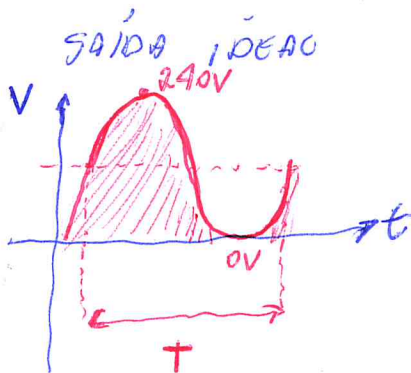
- Circuito esquerda; semi-ciclo $\ominus$:



- Circuito esquerda; semi-ciclo $\oplus$:

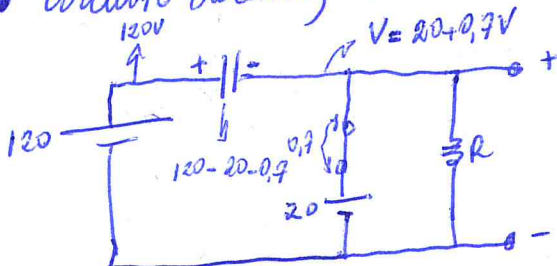


Saídas no caso ideal e real considerando que o grampoado mantém a diferença de amplitude dos rios.

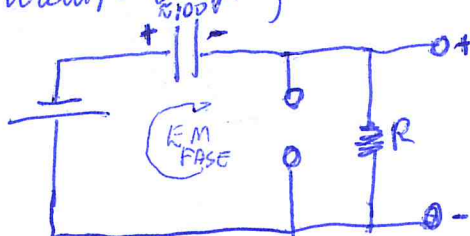


No circuito da direita o semi-ciclo $\oplus$ polariza diretamente o diodo. Assim, começaremos a análise por ele (note a polaridade e tensão com que se carrega o capacitor)

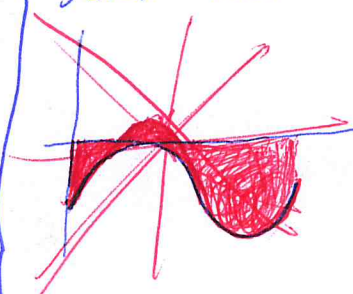
- Circuito direita; semi-ciclo $\oplus$:



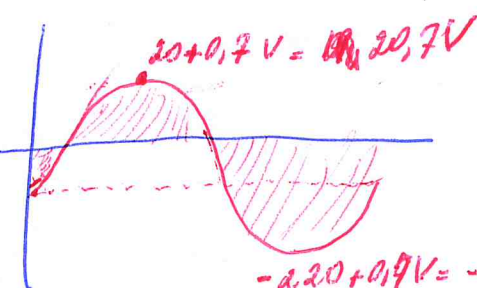
- Circuito direita; semi-ciclo $\ominus$:



SAÍDA IDEAL



SAÍDA REAL:

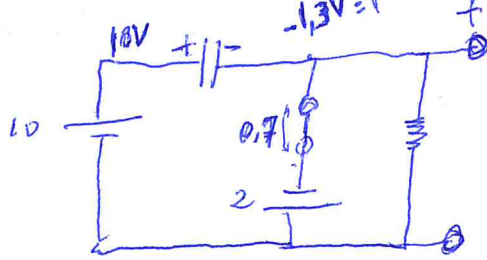


Observe que a forma de onda se preserva!

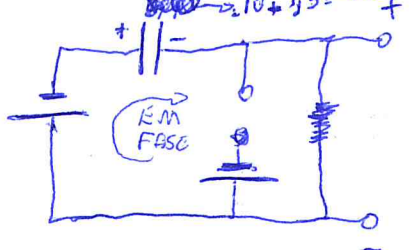
10) Tempo descarga = $0,1 \mu s \times 56 R = 0,1 \times 10^{-6} \times 56 \cdot 10^3 = \underline{5,6 \text{ ms}}$

Período da onda entrada = $\frac{1}{1.000} = 1 \text{ ms}$. Como somente um semi-ciclo carrega o capacitor e o outro descarrega, temos que o tempo de descarga é de $5,6 \text{ ms}$ e o semi-ciclo é $0,5 \text{ ms}$. Portanto $5,6 \text{ ms} \gg 0,5 \text{ ms}$ o que atende as condições de projeto.

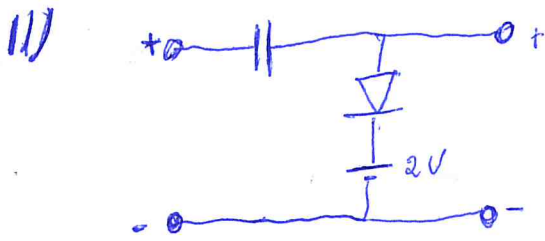
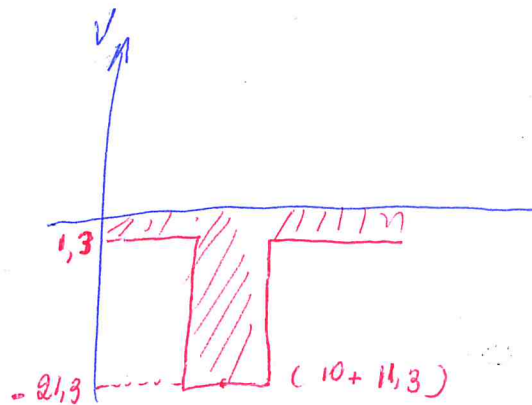
• Semi-ciclo $\oplus$:



• Semi-ciclo $\ominus$:



SAÍDA:



Uma análise grosseira revela que a diferença de amplitude entre os picos se preserve na saída. Daí, trata-se provavelmente de um circuito grampador. Ainda, a tensão de $2,71$ dá a entender que uma fonte de $+2V$ está em série com um diodo de $0,7V$ que não

está em paralelo com a saída. Por fim, como acontece geralmente nos circuitos grampadores, inserimos um capacitor na entrada do circuito para armazenar carga. O resultado final é o circuito mostrado aqui.

12) Neste caso, deseja-se um zener de $V_z = 12V$.
Para uma tensão de 12V e uma $i = 200mA$, teremos:

$$R_L = \frac{12}{0,2} = 60\Omega$$

Assim, teremos entre os terminais da resistância $16 - 12 = 4V$!

Para assegurar que o zener estará na região zener (estará atuando), faz-se a relação de divisão de tensão:

$$V_L \geq V_Z = \frac{R_L \cdot V_{in}}{R_L + R_S} \Rightarrow 12 = \frac{60 \cdot 16}{60 + R_S}$$

$$\therefore R_S = 20\Omega$$

A potência máxima no zener acontece neste caso nos máximos valores de corrente que é:

$$P_{max} = V_Z \cdot I = 12 \cdot 0,2 = 2,4W$$

13) Neste exemplo, a carga é fixa e a tensão de alimentação é variável. Assim, podemos ter a relação:

$$V_{i_{min}} \leq V_i \leq V_{i_{max}}$$

Neste caso $V_{i_{min}} = \frac{(R_L + R) \cdot V_Z}{R_L}$ como demonstrado em sala de aula.

Já $V_{i_{max}}$ é dado pela relação $V_{i_{max}} = I_{R_{max}} \cdot R + V_Z$. Como $I_R = I_Z + I_L$ e I_L é fixo (pois R_L e V_Z são fixos), o que define $I_{R_{max}}$ é o máximo valor de corrente que pode passar no zener. Neste caso é

$$P_{max} = V_Z \cdot I \Rightarrow 400mW = 8 \times i \therefore i_{Z_{max}} = 50mA$$

Assim

$$V_{i_{min}} = \frac{(220 + 91) \cdot 8}{220} = 12V$$

temos também:

$$V_{i_{max}} = I_{R_{max}} \cdot R + V_Z = (I_L + I_{Z_{max}}) \cdot R + V_Z = (50 + \frac{8}{0,22}) \cdot 91 + 8 = 15,85V$$

Jogo: $12 \leq V_i \leq 15,85V$