



Universidade Federal de Uberlândia

Prática 6: Amplificação em RF de pequenos sinais

Prof. Alan Petrônio Pinheiro

Faculdade de Engenharia Elétrica

Curso de Engenharia Eletrônica e de Telecomunicações

Referências teóricas

Para entendimento teórico mais aprofundado sobre os temas aqui tratados recomenda-se a leitura da referência [1], especialmente o capítulo 6 para o modelo de amplificação tratado de início aqui (parâmetros S). O outro modelo (amplificador sintonizado) não há referências para se fazer.

1 - Objetivos da prática

O objetivo desta prática é mostrar, através de simulação, o processo de amplificação em RF usando diferentes técnicas de projeto.

2 – Práticas

Na sequência são abordadas duas técnicas de amplificação em RF para um mesmo problema. A primeira delas, usando modelagem por parâmetros S é um típico projeto de amplificação em RF para telecom, que visa ganho de potência. Já o segundo método, chamado de ‘amplificador sintonizado’ é também aplicável a RF, embora seja em teoria menos eficiente e é mais apto ao ganho de tensão do que ao de potência, propriamente dito. Para se fazer uma análise comparativa, considere o mesmo problema de projeto para os dois casos:

“projete um amplificador para a frequência 1GHz considerando resistência de carga e de fonte de 50Ω . Considere que você tem uma fonte de alimentação de 10Volts. Para efeitos de equiparação de projetos, considere a polarização do transistor em $I_c=20mA$.”

2.1 – Projeto do amplificador de RF usando parâmetros S

- 1) **Escolhendo o transistor:** o primeiro passo é escolher um transistor capaz de operar nesta frequência (de preferência de baixo ruído – *low noise*), de ofertar um ganho que atenda os requerimentos e que tenha estabilidade (valor K). É também importante que seja fornecido pelo fabricante os parâmetros S (ou modelo de componente equivalente) para que o transistor possa ser simulado. Com base nisto, foi feita uma busca rápida e encontrou-se alguns modelos

de um dado fabricante. São eles: BFU520W (ou BFU520A), BFU590Q ou BFU630F. Ambos de preço acessível. Vamos usar neste projeto o modelo BFU520W. Veja o datasheet¹ dele.

- 2) **Encontrando uma biblioteca para o transistor e encontrando seus parâmetros S:** como o ADS não tem este transistor, você deve entrar no site do fabricante² e pegar dois arquivos (neste caso, procure um link chamado “tools e software”) conforme listado abaixo. Se o seu fornecedor não tem estes dados de modelo, troque de transistor ou de fornecedor. Estes dados são muito importantes para um bom projeto de RF.

- a. *Tabela de parâmetros S do transistor:* é um arquivo em formato específico e extensão “.s2p” onde nele tem os parâmetros S do transistor medidos empiricamente pelo fabricante para diferentes frequências e diferentes valores de polarização. Você observará que o fabricante disponibiliza vários arquivos s2p para diferentes valores de polarização. Escolha o arquivo para o ponto de polarização correspondente do seu circuito. Aqui utilizaremos um $V_{CE}=5V$ (porque $V_{CC}=10V$) e um $I_c=20mA$. Logo você deve escolher, neste caso, o arquivo BFU520W_05V0_020mA_NF_SP.s2p. Neste arquivo, você poderá notar que os parâmetros S para a frequência de 1GHz são:

$$|S11| = 0.28615; \angle S11 = -173.32^\circ$$

$$|S21| = 5.684; \angle S21 = 81.77^\circ$$

$$|S12| = 0.078167; \angle S12 = 72.58^\circ$$

$$|S22| = 0.37584; \angle S22 = -33.13^\circ$$

- b. O outro arquivo é o modelo de componente para o ambiente do ADS: alguns bons fabricantes disponibilizam para alguns transistores o modelo completo do transistor já no formato do ADS. Neste caso você encontrará um download com o nome “BFU5XX family ADS_design kit” ou similar. Faça o download dele e instale o componente conforme instruções:

- i. Vá na janela principal do ADS, menu DesignKits >> Unzip Design kit.
- ii. Em seguida selecione o arquivo baixado.
- iii. Será aberta uma segunda tela com o título “Select directory to unzip file” onde você deve guardar sua biblioteca de componentes extraída. Selecione a pasta onde deseja fazer isto.
- iv. Agora que a biblioteca foi integrada ao ADS, volte ao esquemático. Agora vá na paleta de componentes (canto esquerdo) e observe que lá vai ser criado um grupo denominado de “BFU5XX_family_design_kit_v2” (ou texto similar). Nele, selecione o transistor que você vai empregar neste experimento.

- 3) **Calculando seus parâmetros de projeto matematicamente:** usando o código em Matlab que acompanha³ este material e inserindo nele os valores de parâmetros S indicados a pouco, execute este código do Matlab. No caso deste experimento, o resultado é:

$$K = 1.00188 \text{ (fator de estabilidade)}$$

¹ Disponível no endereço: <https://www.nxp.com/docs/en/data-sheet/BFU520W.pdf>

² Disponível no endereço: <https://www.nxp.com/products/rf/rf-discrete-components-low-power/rf-wideband-transistors/2-ghz-rf-wideband-transistors/npn-wideband-silicon-rf-transistor:BFU520W>

³ Disponível para download em: http://www.alan.eng.br/grad/rf/amplificador_parametro_s.m ou no site da disciplina disponível em www.alan.eng.br

Ganho máximo = 18.3dB (ou 68x)

Índice reflexão carga deve ser: |0.944| e <32.9°

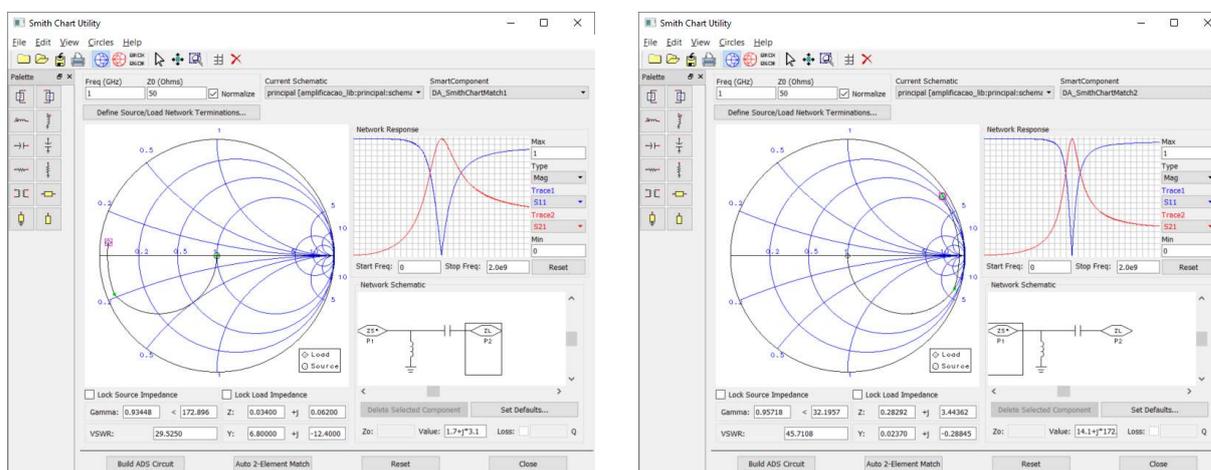
Índice reflexão fonte deve ser: |0.936| e <173.0°

Z_S final deve ser: $0.03313 + 0.06113j$ (normalizada) ou $1.7 + 3.1j$ (considerando $Z_0=50$)

Z_L final deve ser: $0.35617 + 3.35041j$ (normalizada) ou $17.8 + 167.5j$ (considerando $Z_0=50$)

Usando as cartas de Smith, descobre-se de quanto devem ser os indutores e capacitores necessários para se casar impedância do transistor com a fonte (figura esquerda) e com a carga (figura direita). Conforme se nota na Figura 2, insira a fonte (componente VtSine) e em seguida um resistor de 50 ohms (para indicar os efeitos da impedância de saída)

- 4) **Fazendo o casamento de impedância do transistor com as impedâncias de carga e fonte:** usando o ADS, descobrem-se os valores de L e C para o casamento de impedância gerando o circuito da Figura 2. Lembre-se (da prática 0) que para isto, você deve:



(a)

(b)

Figura 1 – (a) Carta de Smith para casar impedância da fonte com a entrada do transistor. (b) Casamento de impedância entre saída do transistor com a carga. Figura meramente ilustrativa.

- Vá na paleta “Smith chart matching” e insira o componente “DA_SmithChartMatch1.
- Vá no meu Tools >> Smith Chart. Na tela que se abre (ver Figura 1), confira se o campo “Freq (GHz)” vale 1 (canto superior esquerdo), se a impedância Z_0 de referência é 50 ohms.
- Em seguida, para o caso da fonte, digite no campo “Network schematic” (canto inferior direito) os valores encontrados no item anterior. Clique em “ZL” no desenho e em seguida digite no campo “Value” o valor “1.7+j*3.1”. No caso, Z_s deve ser 50 ohms.
- Clique no botão “Auto 2-element match”. Será aberta uma janela com indicações de configurações de L e C aplicáveis. Escolha aquela que lhe oferece um capacitor em série (aproveitar ela para servir como capacitância de desacoplamento futuramente) e anote os valores de L e C indicados.
- Agora, de forma manual (inserindo capacitor e indutor) insira estes 2 elementos entre a base do transistor e a fonte, conforme Figura 2. Use os mesmos valores anotados.

- f. Repita o procedimento anterior para o casamento entre a saída do transistor e a carga. Use o valor calculado anteriormente ($17.8+167.5j$) para Z_s e de 50 ohms para Z_L . Insira os valores calculados no circuito. A versão final, com fonte e carga casados no transistor, é mostrada na Figura 2.
- 5) **Começando a montar o esquemático básico:** depois de ter usado as cartas de Smith, descobre-se de quanto devem ser os indutores e capacitores necessários para se casar impedância do transistor com a fonte (figura esquerda) e com a carga (figura direita). Conforme se nota na Figura 2, insira a fonte (componente VtSine) e em seguida um resistor de 50 ohms (para indicar os efeitos da impedância de saída) para começar a fazer a montagem do circuito.

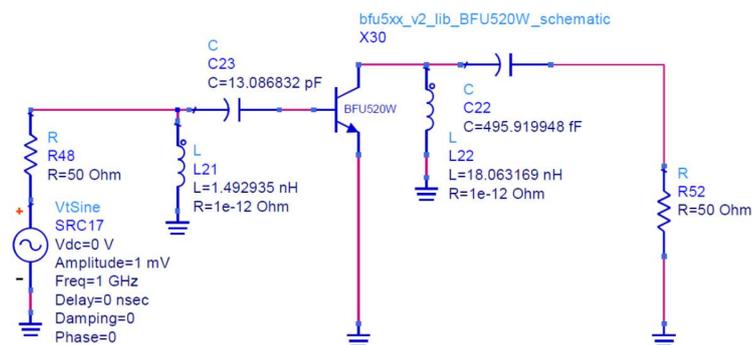


Figura 2 – Circuito AC com casamento de impedância.

- 6) **Calcular os valores de polarização:** o próximo passo é proceder com a polarização do transistor, considerando que já foi estipulado o ponto quiescente ($I_c=20\text{mA}$ e $V_{CE}=5\text{V}$). Os cálculos de polarização são mostrados logo na sequência e o resultado final da polarização é mostrado na Figura 3c. Nesta mesma figura nota-se alguns gráficos importantes extraídos do datasheet deste transistor. Verifique pela análise de tensão e de correntes (instrumento I_probe) qual foi o ponto de operação conseguido e o quanto ele diferiu do planejado.

$$R_c = \frac{V_{cc} - V_{ce}}{20\text{mA}} = \frac{5}{20} = 250\Omega$$

Nota-se pelo gráfico 3a que ao considerarmos uma corrente de $I_c=20\text{mA}$, deve ser produzida uma tensão de aproximadamente 0,87V em Vde. Ainda, adota-se uma corrente de 10mA em R2. Logo, como o emissor foi aterrado, temos que:

$$R_2 = \frac{0,87}{10\text{mA}} = 870\Omega$$

Analisando o gráfico da Figura 3b, observa-se que considerando $V_{ce}=5\text{V}$ e que $I_c=20\text{mA}$, teremos uma corrente de base I_B de aproximadamente 225uA ou 0,22mA. Logo, temos que para R1:

$$R_1 = \frac{10 - 0,87}{10\text{mA} + 0,22\text{mA}} = 895\Omega$$

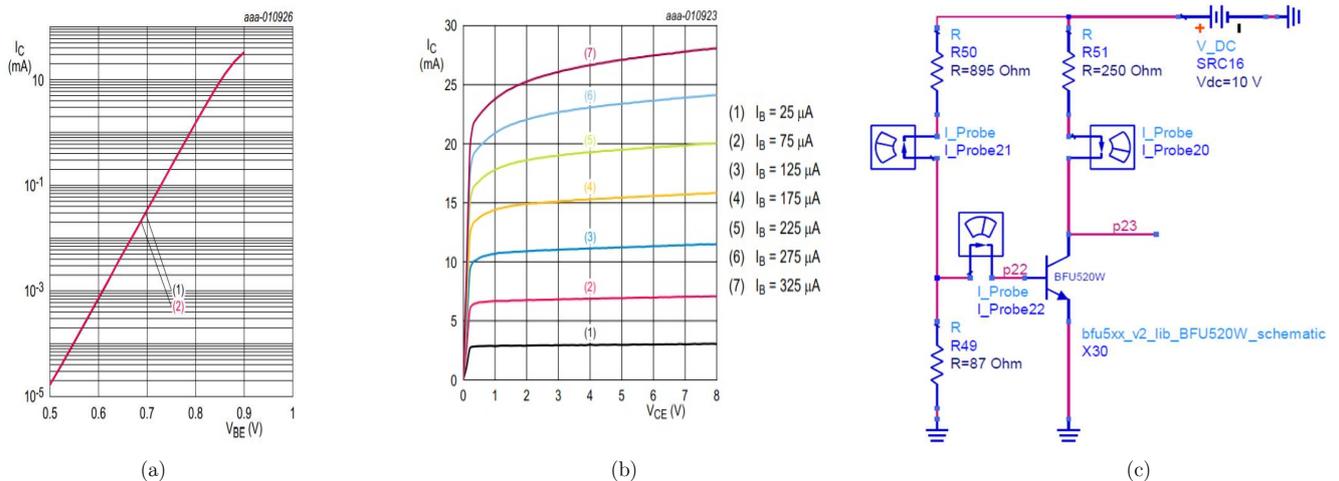


Figura 3 – (a) Gráfico I_c versus V_{be} do transistor. (b) Gráfico que relaciona tensão de V_{ce} , I_c e I_b do transistor. (c) Circuito de polarização do transistor.

7) **Integrando os circuitos de casamento de impedância com polarização:** depois de feita a polarização, agora junta-se os circuitos AC com casamento de impedância (Figura 2) e o DC de polarização (Figura 3a), conforme preconiza o teorema da superposição conhecido na área de circuitos elétricos. Contudo, deve-se tomar muito cuidado nesta hora pois os indutores L1 e L18 pode desfazer os cálculos da polarização DC. Neste caso, apenas o indutor L18 é um problema uma vez que o capacitor C1 blindou o escape de corrente DC pelo indutor L1. Para resolver este problema, observe que se criou um terra AC no coletor do transistor. O resultado final é o circuito da Figura 4. Monte este circuito no ADS.

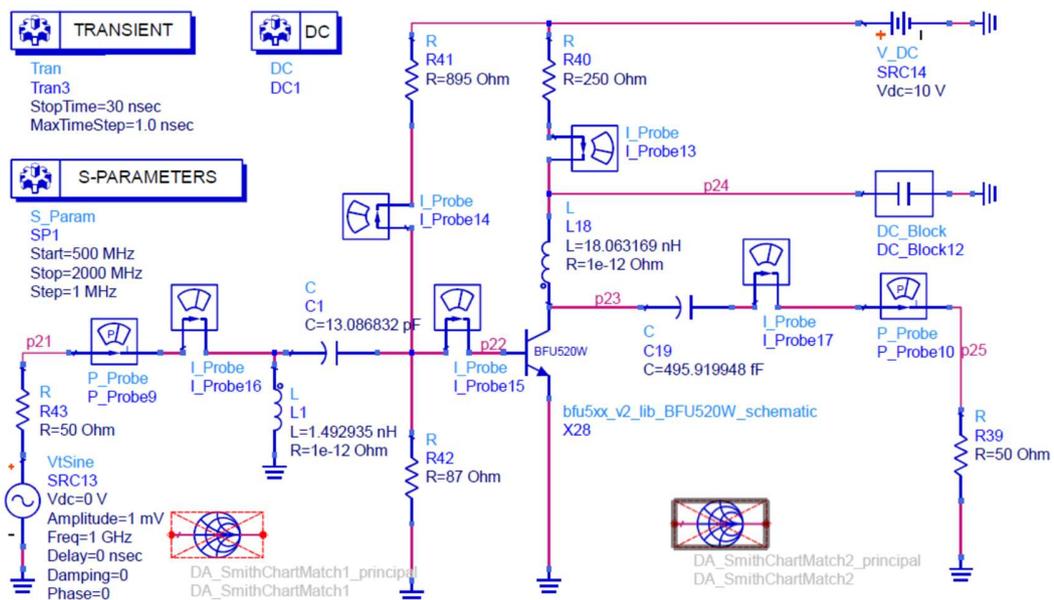


Figura 4 – Circuito final de amplificação RF.

8) **Verificando se a amplificação foi de fato conseguida, e de quanto foi alcançado de ganho:**

- use as probes de corrente e potência para avaliar as correntes DC e AC.

- b. Ainda, vamos criar um circuito adicional idêntico a este anterior, mas preparado para gerar os parâmetros S deste. Retire a fonte, R_s e R_L e substitua pela versão que é mostrada na Figura 5.

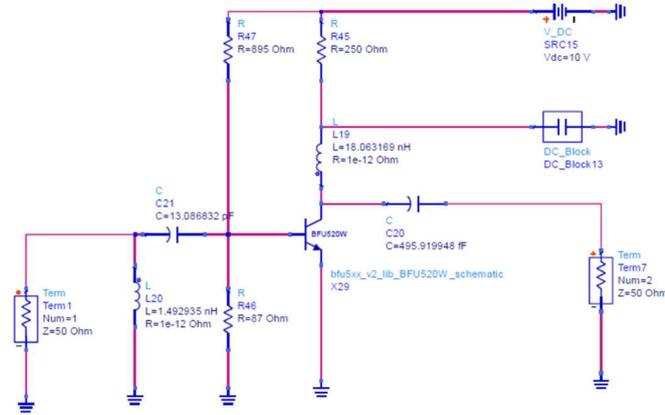


Figura 5 – Circuito final de amplificação RF adaptado para ser empregado para cálculo de seus parâmetros S.

- c. Com base nos circuitos da Figura 4 e 5 (são os mesmos), produza os gráficos similares ao que se vê na Figura 6. Observe que o gráfico S_{21} do circuito (de ganho) revela que a curva de ganho está próxima da frequência de 1,1GHz. Em outras palavras, este é o ponto ótimo de operação dele. E ao usarmos a frequência de 1GHz, estamos idealmente próximos a ele.

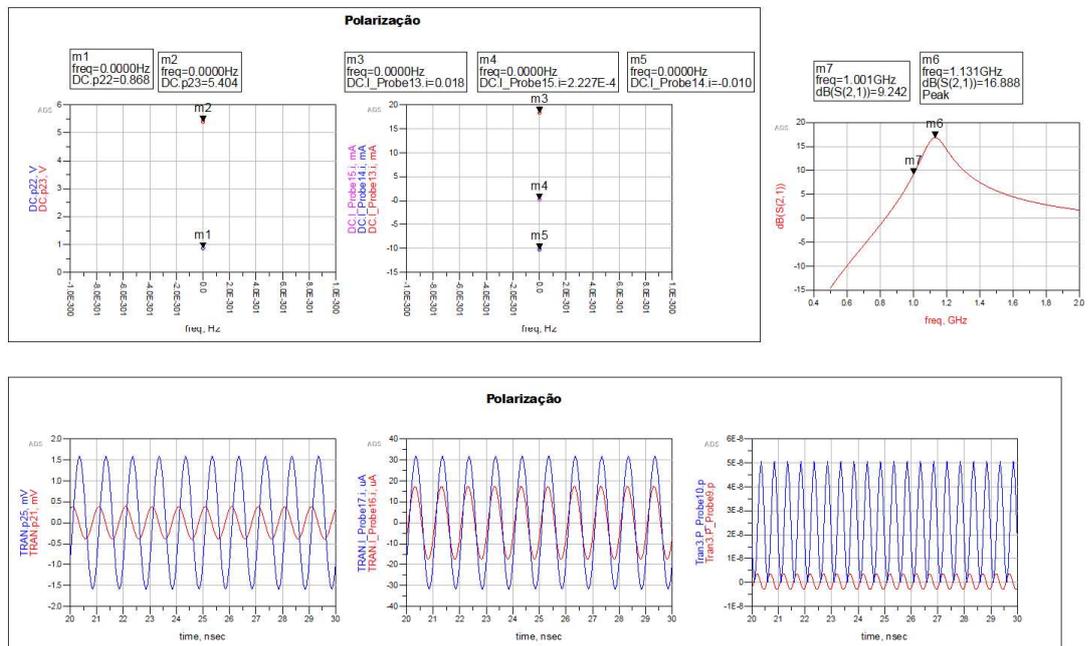


Figura 6 – Gráficos de desempenho do circuito mostrado na figura 4 e 5 anteriores.

- d. Outra forma, mais manual para ver o ganho de potência do sinal é multiplicando tensão por corrente. Para isto, observe a Figura 7 onde usamos as ponteiros de potência (mede tensão) e a de corrente. O gráfico visto indica que nos picos temos a relação de potência

entre saída/entrada é de $1.996e^{-12}/3.531e^{-14} = 56x = 17.5dB$. Observe que o máximo ganho estipulado no início desta prática era de 18.3dB Ou seja, chegamos próximo ao máximo valor que este transistor poderia dar de ganho a este sinal.

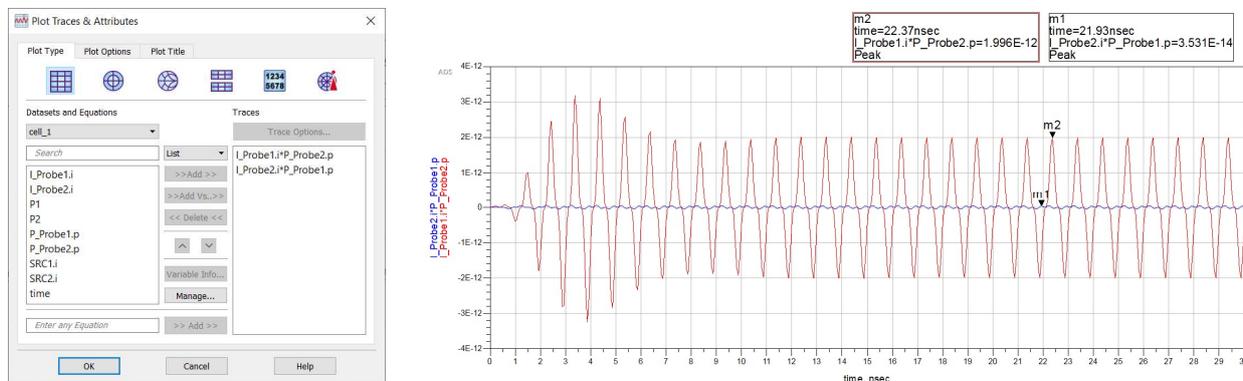


Figura 7 – (a) Geração dos gráficos. (b) Gráfico de potência.

2.2 – Projeto usando a técnica do amplificador sintonizado

- 1) **Escolhendo o transistor:** para efeitos de comparação com o método de projeto por “parâmetros S”, neste primeiro passo vamos considerar o mesmo transistor e mesmo ponto de polarização. Mas em teoria, o primeiro passo seria escolher um transistor de RF que atendesse as suas necessidades. Como já foi escolhido o BF520W, permanecemos com ele.
- 2) **Definindo a configuração de ligação:** como esta técnica é praticamente a mesma clássica de eletrônica básica, vamos iniciar pela polarização. Antes, vamos primeiro desenhar a configuração do circuito ([Figura 2.2.1](#)) e fazer algumas observações:
 - a. Note que a diferença deste modelo para o modelo clássico está na substituição de um resistor RC no coletor por 1 circuito ressonante LC. Ambos representam para a tensão e a corrente, elementos ‘limitadores à passagem de corrente e provocam uma queda de potencial. A diferença é que quando uma corrente passa por um resistor, perde energia na forma térmica que é “desperdiçada”. Já um L e C capacitor, no início da energização (transitório), de fato há também uma perda de energia (para o campo elétrico do capacitor e o campo magnético do indutor), mas depois de algum tempo, esta energia é trocada entre eles e a perda de energia para o meio é bem menor. Esta energia é tanto CC quanto CA.
 - b. Ainda, a inserção de um LC no coletor muda a polarização pois para o nível DC, o L é um curto. Como ele está em paralelo com o C, a existência deste praticamente nem é relevante para a polarização DC. Em resumo, para a polarização DC é como se não existisse nada entre o coletor do transistor e o polo ‘+’ da fonte.
 - c. Foi considerado capacitores de acoplamento (C8 e C6) e desvios (C7) com valores padrões de 0,1uF. Geralmente estes variam de 0.1 a 1uF.

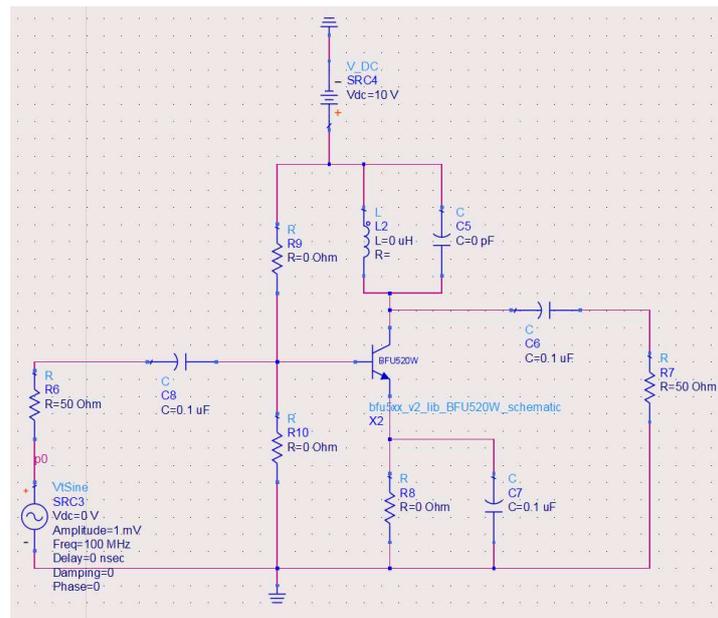


Figura 2.2.1 – Configuração da ligação do amplificador sintonizado usando uma polarização de divisor resistivo.

- 3) **Determinando a polarização:** A prática comum é atribuir a $V_c = V_{cc}/2$. Neste caso, como $V_c=10V_{dc}$ (lembre que neste caso, a polarização não ‘vê’ o LC), vamos considerar para efeitos de polarização que: $V_{ce}=V_{cc}/2=5V$ e que $V_{R8}= V_{cc}/2=5V$ para termos o transistor operando no meio da reta de carga. Vale destacar também que o enunciado do exercício sugeriu uma corrente de polarização de $I_E=20mA$. Com isto, temos os valores de resistores de polarização:

$$R_8 = \frac{5V}{20mA} = 250\Omega$$

Agora, temos que convencionar a corrente que passar por R_{10} . Para isto, consultemos o datasheet do transistor. Observe que o menor valor (pior caso) para β é 100. Se temos uma $I_E=200\mu A$, logo $I_B \rightarrow 200\mu A$. Logo, sabemos que I_{R10} tem que ser bem maior que I_B para que as variações de β não desestabilizem a polarização. Assim, vamos convencionar que $I_{R10}=10mA$ (que é muito maior que I_B , e que, portanto, as variações de I_B terão pouco efeito em I_{R9} já que $I_{R9}=I_B+I_{R10}$). Considerando que a tensão entre base-emissor do transistor tem uma média de 0,7V (quando o transistor está diretamente polarizado), podemos inferir que:

$$R_{10} = \frac{V_{R8}+0,7V}{10mA} = \frac{5,7V}{10mA} = 570\Omega$$

Lembrando que $I_{R9}=I_B+I_{R10}$, podemos calcular:

$$R_9 = \frac{10-5,7V}{10mA+0,2mA} = 420\Omega$$

- 4) **Fazendo a análise AC:** neste ponto, para fazer o projeto do amplificador AC, temos que lembrar⁴ que nesta configuração (divisor de tensão), temos algumas fórmulas:

⁴ Para o estudante que deseja saber de mais detalhes sobre estas fórmulas, consultar o capítulo 5 do livro de Robert L. Boylestad e Luis Nashelsky, intitulado de “Dispositivos Eletrônicos e teoria de circuitos”, 11ª edição.

$$A_{v(sem\ carga)} \cong \frac{R_c//r_o}{r_e} \cong \frac{X_c//X_L//r_o}{\frac{25,6mV}{I_E}}$$

$$A_{v(com\ carga)} = A_{v(sem\ carga)} \cdot \frac{R_L}{R_L + R_O}$$

$$Z_{in(ac)} \cong R_1//R_2//\beta r_e$$

Com base nestas formulações, devemos considerar que o R_c deve ser substituído pela impedância equivalente de LC que é: $X_c//X_L$. Ainda, sabe-se que r_o é a impedância de saída do componente transistor e geralmente alcança grandezas na ordem de mega ohms (ou seja, r_o pode ser desprezado). Assim, vamos considerar um ganho teórico (sem carga) de 200x e que $X_c=X_L$ (na ressonância) para a frequência de 100MHz (requerida pelo enunciado). Logo:

$$A_{v(sem\ carga)} = 200 = \frac{X_c//X_L}{\frac{25,6mV}{I_E}} = \frac{X_c//X_L}{\frac{25,6mV}{200mA}} \quad \text{logo } X_c=X_L=512\Omega$$

Em decorrência, teremos:

$$L_2 = \frac{512}{2\pi \cdot 10^8} = 0,81\mu H$$

$$C_5 = \frac{1}{2\pi \cdot 10^8 \cdot 512} = 3,11pF$$

Com isto, definimos os valores de L e C para operarem na ressonância com impedância de 512Ω para tentar se conseguir um ganho de tensão (sem carga) de 200x. Já considerando o ganho com carga, e considerando que $R_O=r_o//X_c//X_L \cong 256\Omega$, idealmente teríamos para a carga de 50Ω :

$$A_{v(com\ carga)} = 200 \cdot \frac{50}{50 + 256} \cong 30$$

Ainda, foi considerado capacitores de desacoplamento (ou bloqueio) e by-pass padrões (de $0,1\mu F$). Geralmente este é um valor que atende a boa parte das aplicações. Mas de qualquer maneira, vamos estimar o valor deles obedecendo a critérios de projeto. Desta forma, vamos considerar para os capacitores de bloqueio que eles devem representar para o sinal AC uma impedância inferior a 5% a impedância equivalente. Assim, para o caso de C_8 , temos para o sinal AC uma impedância total de:

$$Z_{in(ac)} \cong 420//570//100 \cdot \frac{25,6m}{20} \cong 83\Omega$$

Logo,

$$C_8 = \frac{1}{2\pi \cdot 10^8 \cdot (0,05 \times 83)} = 4\mu F$$

No caso de C_6 , a impedância de referência é a carga de 512Ω . Logo, X_{C_6} deve ter uma impedância (leia-se reatância) de $0,05 \times 50 \cong 2,5\Omega$ para o sinal AC de referência (100MHz). Assim,

$$C_6 = \frac{1}{2\pi \cdot 10^8 \cdot (0,05 \times 50)} = 6,4\mu F$$

De igual maneira, para o capacitor de by-pass, que tem como referência a resistência R_8 , considera-se que sua reatância deve ser 5% da resistência de referência. Ou seja, $X_{C_7}=0,05 \times 250$. Logo,

$$C_7 = \frac{1}{2\pi \cdot 10^8 \cdot (0,05 \times 250)} = 1,2 \mu F$$

Contudo, para efeitos de padronização de componentes (muito importante para produção em escala), vamos pegar o maior de todos os capacitores e usar ele como referência. Logo, as capacitâncias de 0,1 μ F serão substituídas por 6,4 μ F.

- 5) **Montando o circuito:** depois de todos os cálculos, o resultado final do circuito é mostrado na **Figura 2.2.2**. Observe a nomenclatura de alguns pontos (indicados como 'p1', ..., 'p3'.) e como os controladores de simulação foram configurados.

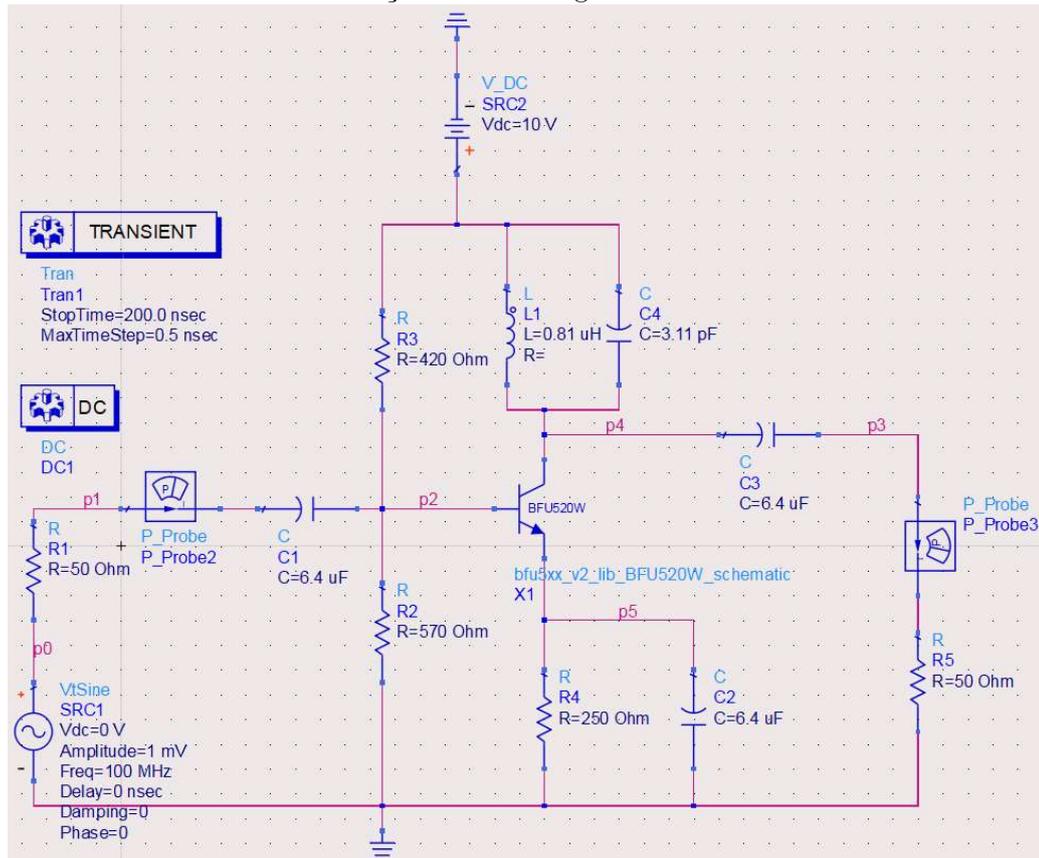
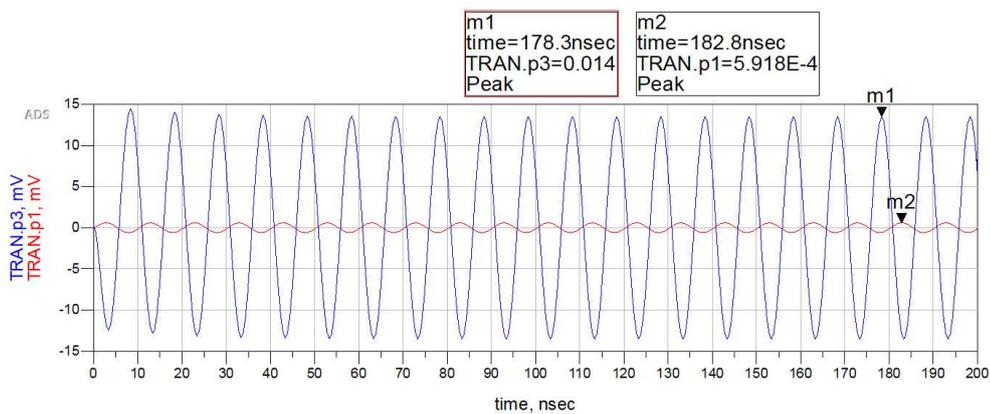


Figura 2.2.2 – Circuito amplificador (por ressonância) desta prática.

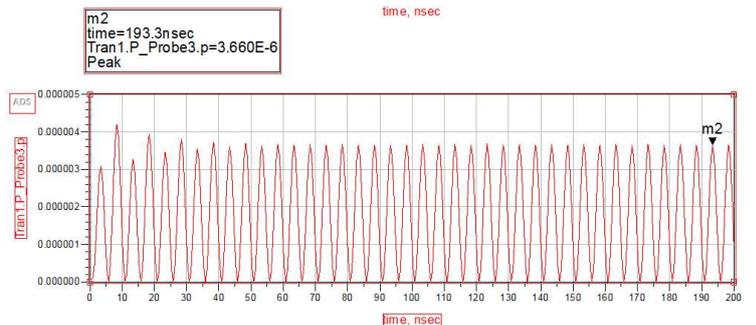
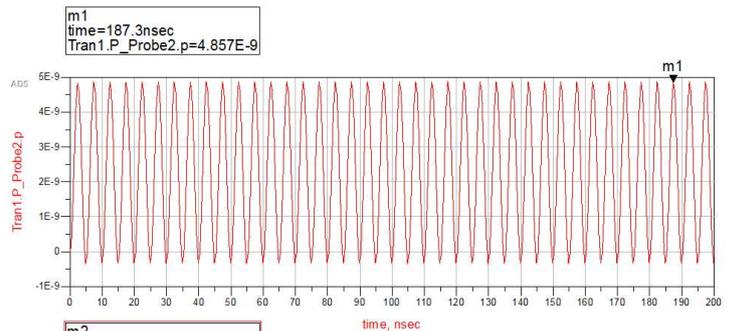
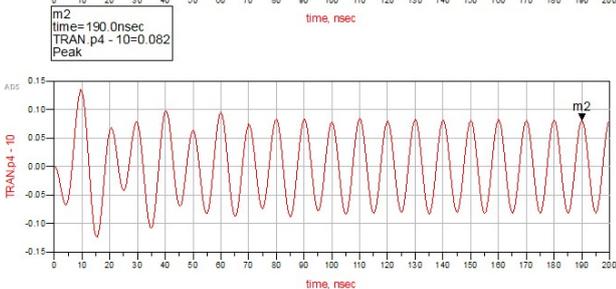
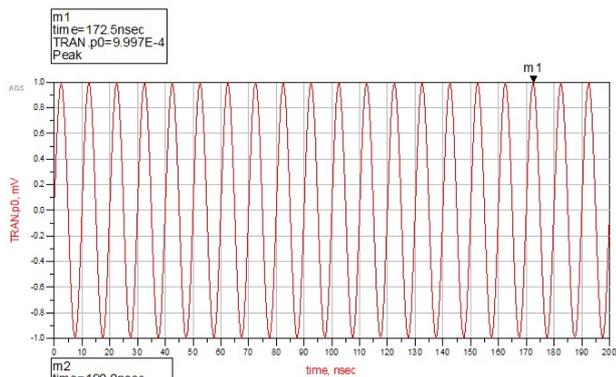
- 6) **Testando a amplificação:** agora execute a simulação e produza alguns resultados, similares ao que se vê nos itens da **Figura 2.2.3**. Não deixe de colocar os 2 watímetros (ponteiros de potência) que se vê na figura anterior. Um na saída da fonte e outro na entrada da carga.
- Foi observado um ganho de tensão (com carga) de 23x (ou seja: $0.014/5.9 \cdot 10^{-4}$). O valor era de 30x. Para os padrões de eletrônica e arredondamentos adotados aqui, o resultado é bastante coerente com o esperado. Observe que estamos descrevendo um ganho de tensão, e não de potência. No projeto de parâmetros S, o ganho era de potência (que para a área de telecomunicações é melhor).
 - Agora, para avaliar o ganho sem carga (por mera curiosidade, já que na prática este ganho não importa porque sempre teremos uma carga à saída do amplificador),

vamos remover o fio de p3 e gerar um novo gráfico. O sinal está no ponto p4. Como nele temos o valor DC de polarização, na hora de plotar, você deve inserir a equação "TRAN.p4 - 10" para tirar o valor DC de 10V do sinal. O resultado é mostrado no item (b) da figura na sequência. Observe que sem carga, também aparece um pequeno transitório por alguns nano-segundos. O ganho de tensão sem carga é de 82x (ou seja: $0.082/10^{-3}$). Observe que usamos como referência o ponto p0.

c. Na figura (c) vemos uma comparação da potência entre saída da fonte e entrada na carga. O ganho de potência foi de aproximadamente 750 vezes (ou seja: $3.6 \cdot 10^{-6}/4.8 \cdot 10^{-9}$). Mês não se tendo controle do ganho de potência, conseguiu-se neste caso um ótimo ganho de potência para este sinal, mesmo sem casamento de impedância. Isto ne sempre pode ser garantido. Os 2 gráficos de potência não puderam ser colocados juntos porque a escala de um distorceria a visualização do outro. A substituição de um resistor em Rc por um circuito ressonante pode (as vezes) surtir grande efeito na eficiência energética e troca de potências uma vez que agora não há mais dissipação (relevante) no coletor.



(a)



(b) (c)

Figura 2.2.3 – Resultados do circuito amplificador sintonizador do coletor. (a) Formas de tensão no tempo da entrada (ponto p1) e saída (ponto p3) com carga. (b) tensão de entrada e saída com o circuito SEM carga. (c) Potência de entrada e saída do amplificador.

3 - Reflexões a serem feitas sobre o experimento

- a) No circuito amplificador sintonizado, teste a amplificação para outras frequências diferentes de 100MHz. Por que alguns sinais são amplificados e outros chegam a ser atenuados?
 - b) Mesmo embora tenha se tentado projetar o circuito para que este apresentasse ganho máximo em 1GHz, por que isto não foi conseguido?
-